

Universidad Autónoma de Nuevo León
Facultad de Ingeniería Mecánica y Eléctrica
Proyecto Formativo 1

Propósito: revisar el examen de medio curso, para la mejora tu aprendizaje por medio de la reflexión y análisis de los procedimientos y conceptos aplicados en la solución y así lograr el desarrollo de la competencia prevista en este curso, Construcción de un prototipo del problema 5, **además puntos adicionales para tu calificación.**

Actividad de aprendizaje (2 secciones):

1) Examen.

Revisar el examen y en hojas aparte, escriba, resuelva y verifique cada uno de los problemas correctamente, principalmente los problemas con la respuesta equivocada.

2) Prototipo. (instrucciones a reverso de esta hoja)

Construir un prototipo de la solución del problema 5, usando para el diseño el código ABEL-HDL teniendo como opciones los comandos **equations** (ecuaciones o descripción del problema) o **Truth_Table** (Tabla de Verdad) implementado en un PLD.

Reporte sección 1 (lista de Cotejo, Check List)

1	Portada con datos completos.	Probl.
2	Conversiones, procedimiento, resultados y comprobación.	1
3	Circuito → ecuación.	2
4	Ecuación →Tabla de Verdad.	2
5	Minimización por manipulación algebraica, Procedimiento → resultado y comprobación con Logic Aid.	3
6	Tabla de verdad.	4
7	Mapas de Karnaugh.	4
8	Funciones mínimas 1.- And/Or (SOP), 2.- And/Nor y 3.- Or/And (POS) y su comprobación con Logic Aid.	4
9	Redacción del problema	5
10	Diagrama de Bloques (Entradas y salidas).	5
11	Tabla de Verdad.	5
12	Mapa de Karnaugh.	5
13	Las ecuaciones mínimas And/Or (SOP) y Or/And (POS) y su comprobación con Logic Aid.	5
14	El diagrama esquemático de los dos resultados.	5
15	El diagrama y la ecuación mínima en las formas And/Nor y Nand/Nand.	5
16	Conclusiones.	
17	Recomendaciones.	

Subir los archivos entregables de la sección 1 a Google classroom, a más tardar el, lunes 14 de octubre 2019.

Archivos entregables sección 1 en Zip o RAR nombre, hora y numero de lista en formato PDF 2 documentos	Examen original completo	Examen corregido
---	---------------------------------	-------------------------

Regresa el examen original sin modificarlo (**aún si decides no realizar este proyecto adicional**).

Para esta sección del proyecto formativo se te recomienda consultar los videos siguientes

Universidad Autónoma de Nuevo León
Facultad de Ingeniería Mecánica y Eléctrica

DC1	https://www.youtube.com/watch?v=HgHd7P8XYRs&t=205s	
DC2	https://www.youtube.com/watch?v=kISqs3H4ADA&t=17s	
DC3	https://www.youtube.com/watch?v=ym4stKMx_5Y&t=6s	

Reporte sección 2 (lista de Cotejo, Check List)

1	Portada con datos completos.	Probl.
2	El código ABEL-HDL Truth_Table o Ecuaciones incluyendo el test_vectors en el mismo código.	5
3	Imagen de la simulación (Test Vectors).	5
4	Imagen del circuito en PROTEUS (usando Logic Probe y Logic State)	5
5	Las ecuaciones mínimas del archivo reporte (RPT).	5
6	La distribución de terminales (Pin Out) del archivo reporte (RPT).	5
7	La foto del circuito completamente implementado.	5
8	Conclusiones.	
9	Recomendaciones.	

Subir los archivos entregables a Google classroom, a más tardar el, lunes 14 de octubre 2019 y presentar el prototipo funcionando a más tardar el martes 15 del mismo mes.

Archivos entregables en Zip o RAR nombre, hora y numero de lista	PDF	ABL	JED	Animación	PROTEUS
---	-----	-----	-----	-----------	---------