



Universidad Autónoma de Nuevo León, Facultad de Ingeniería Mecánica y Eléctrica
Laboratorio de Electrónica Digital 1, Martes M1, Ene-Jun 2020
Prácticas y archivos y documentos entregables Google Classroom



| NI | PE | Matricula | Nombre | | Código GC | |
|----|--|------------|-----------------------------|-----------------------|----------------|-------|
| | | | | | hcsiyxr | |
| | Descripción | Fecha | Fecha de entrega | | Entregado el: | Firma |
| | | | Reporte en Google Classroom | Prototipo (P) | | |
| P1 | Introducción al Laboratorio | 28/01/2020 | Viernes 31 de Ene. | Viernes 31 de Ene. | | |
| P2 | Operadores Lógicos Implementacion con TTL | 04/02/2020 | Viernes 07 de Feb. | Viernes 07 de Feb. | | |
| P3 | Captura Esquemática | 11/02/2020 | Viernes 14 de Feb. | Viernes 14 de Feb. | | |
| P4 | Simulación y Captura Esquemática | 18/02/2020 | Viernes 21 de Feb. | Viernes 21 de Feb. | | |
| P5 | Minimización de Funciones Booleanas | 25/02/2020 | Viernes 28 de Feb. | Viernes 28 de Feb. | | |
| P6 | Lenguaje de descripción de Hardware ABEL-HDL, Diseño Combinacional | 24/03/2020 | Viernes, 27 de Mar. | Viernes, 27 de Mar. | | |
| P7 | Decodificador de BCD a 7 Segmentos, | 31/03/2020 | Viernes, 3 de Abr | Viernes, 3 de Abr | | |
| P8 | FLIP-FLOP R.S y Eliminador de rebotes | 21/04/2020 | Viernes, 24 de Abr | Viernes, 24 de Abr | | |
| P9 | Sistema secuencial síncrono | 28/04/2020 | Miércoles, 20 de Mayo | Miércoles, 20 de Mayo | | |
| PF | Proyecto Final | 12/05/2020 | Mayo | Mayo | | |

GC= Google classroom, B= becarios, P = Profesor.

Para el registro y la carga de documentos en GC consultar videos de la página <http://jagarza.fime.uanl.mx/general/paginas/Videosclase.htm>



Universidad Autónoma de Nuevo León, Facultad de Ingeniería Mecánica y Eléctrica
Laboratorio de Electrónica Digital 1, Martes M1, Ene-Jun 2020
Prácticas y archivos y documentos entregables Google Classroom



| | Descripción | ZIP o RAR | PDF | SCH | ABV | ABL | JED | Animación | PROTEUS |
|----|---|-----------|-----|-----|-----|-----|-----|-----------|---------|
| P1 | Introducción al laboratorio | √ | √ | | | | | √ | |
| P2 | Operadores lógicos con dispositivos de función fija TTL | √ | √ | | | | | √ | √ |
| P3 | Captura Esquemática | √ | √ | √ | √ | | √ | √ | √ |
| P4 | Sistemas Digitales | √ | √ | √ | √ | | √ | √ | √ |
| P5 | Minimización de funciones booleanas | √ | √ | | | √ | √ | √ | √ |
| P6 | Diseño Combinacional | √ | √ | | | √ | √ | √ | √ |
| P7 | Decodificador de BCD a siete Segmentos | √ | √ | | | √ | √ | √ | √ |
| P8 | Generadores de pulsos para la sincronía de los Flip Flops | √ | √ | | | √ | √ | | √ |
| P9 | Diseño Secuencial Síncrono | √ | √ | | | √ | √ | √ | √ |
| PF | | | | | | | | | |

Comprimir los Archivos entregables en un ZIP o RAR: Reporte en Word (PDF), Captura Esquemática (SCH), Código Abel Vectors (ABV), Código ABEL-HDL Module (ABL), Mapa de fusibles (JED), PROTEUS (PDSRJR), Animación (GIF o MP4), lo que está dentro del paréntesis es la extensión del archivo. Nota: el archivo Zip o RAR deberá de llevar como nombre Día, Hora y numero de lista ejemplo MM1NL5.zip (Día Martes, hora MM1 NI 5).