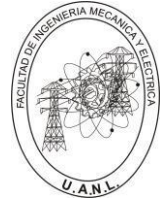




Universidad Autónoma de Nuevo León
Facultad de Ingeniería Mecánica y Eléctrica
Electrónica Digital I, Sistemas Digitales
Proyecto Formativo 7



Diseñar y efectuar la simulación de un selector de datos (Multiplexor) de 4 a 1 líneas, los cuatro datos de entrada A, B C y D, deberán de ser de dos bits, **A** (A1, A0), **B** (B1, B0), **C** (C1, C0) y **D** (D1, D0) que por medio de las entradas de selección S1 y S0, defina cuál de las cuatro entradas se mostrará en la salida **Y** (Y1, Y0) como se muestra en la figura:

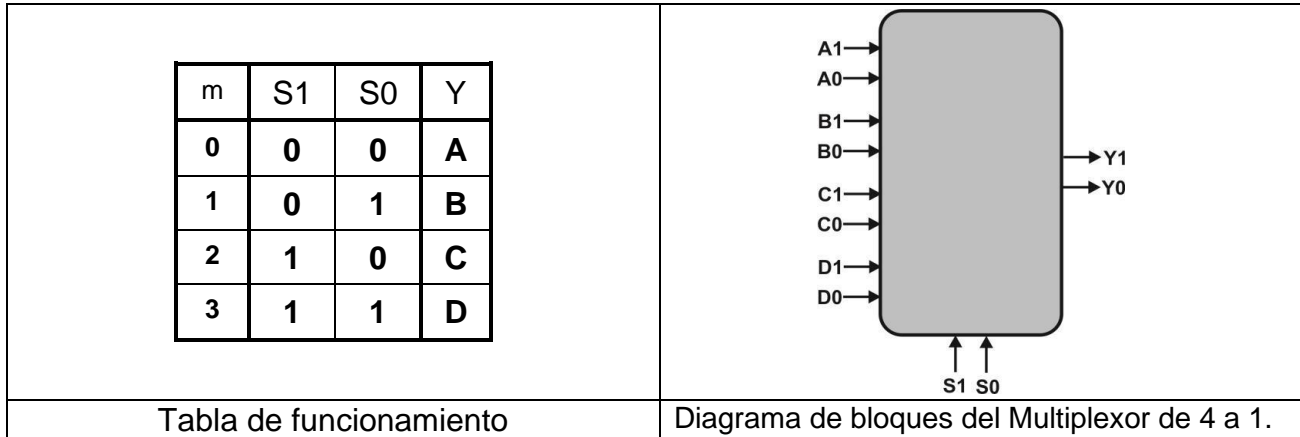


Tabla de funcionamiento

Diagrama de bloques del Multiplexor de 4 a 1.

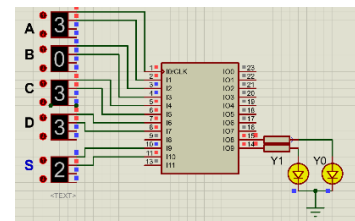
En el diseño se utilizará el Lenguaje de Descripción de Hardware **ABEL-HDL**, aprovechando los comandos **When, Then** (descripción del problema), además el uso del SET con el que podemos representar en una sola variable un conjunto de valores ejemplo para las entradas de datos A= [A1,A0]; B= [B1,B0]; C= [C1,C0]; D= [D1,D0];, las entradas de control, S= [S1,S0]; y la salida Y=[Y1,Y0];.

En la simulación se utilizará un Dispositivo Lógico Programable (PLD) en el programa PROTEUS.

Propósitos:

1. Aprovechar las ventajas de la programación en ABEL-HDL en el diseño de sistemas combinatoriales, ya que en el diseño tradicional con 10 entradas se requiere para representar el comportamiento en una tabla de verdad con 1024 combinaciones 2^{10} , y por medio del HDL se puede expresar en pocas líneas de código.
2. Obtener la imagen de la simulación por medio del test_vectors utilizando el Dont Care (.x.) para simplificar la representación de la tabla de verdad.

3.- Efectuar la simulación para comprobar el correcto funcionamiento en PROTEUS, es necesario usar como dispositivos de entrada THUMBSWITCH-BCD y leds de salida como se muestra en la figura.



4.- Elaborar el reporte cumpliendo con los requisitos solicitados (ver lista de cotejo).

Para ser tomado en cuenta como proyecto adicional, se deberá de subir los archivos a google Classroom y incluyendo el reporte a más tardar la fecha pactada, antes de las 16:00 horas, no se aceptará después de esta fecha.

Se recomienda consultar la presentación DC2 de la página WEB <http://jagarza.fime.uanl.mx/>, así como los requisitos del reporte.

Reporte, (lista de Cotejo, Check List)

1	Portada.
2	Redacción del problema
3	Diagrama de Bloques (Entradas y Salidas)
4	Tabla de funcionamiento
5	Código Abel _ HDL
6	Imagen de la Simulación Test_Vectors
7	Simulación, PROTEUS
8	Ecuaciones mínimas del archivo reporte
9	Distribución de terminales (Pin Out)
10	Conclusiones
11	Recomendaciones

En este proyecto formativo no es necesario agendar cita

Archivos entregables a Google classroom,

Archivos entregables en Zip o RAR nombre, hora y numero de lista	DOC	ABL	JED	Animación	PROTEUS
---	-----	-----	-----	-----------	---------

Para elaborar la animación se recomienda la aplicación: Scren To GIF

Diseño en Ingeniería

Es la creación y desarrollo de un producto económicamente viable, proceso o sistema para satisfacer una necesidad específica.

Se trata de la aplicación de métodos y técnicas con desafíos intelectuales, en donde se utilizan para integrar a los recursos de ingeniería, conocimientos y habilidades para la solución de problemas reales.

Andrew McLaren, Approaches to the Teaching of Design, Engineering Subject Centre, The Higher Education Academy, University of Sheffield UK, 2008, ISBN 978-1-904804-802



Dr. Arnulfo Treviño Cubero
Director de la F.I.M.E

“Todo fracaso es la falta de adaptación,
todo éxito es una adaptación exitosa”.

Max McKeown.



Dr. Santos Guzmán Lopez
Rector U.A.N.L