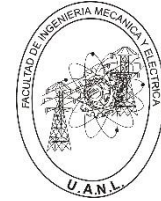


Universidad Autónoma de Nuevo León
Facultad de Ingeniería Mecánica y Eléctrica



P1 – 2024

Coordinación General de Ingeniería Electrónica

Laboratorio de Electrónica Digital I

Sesión 6

| Hora | PE | NL | Mat | Apellidos | Nombre |
|------|-----|----|---------|----------------|----------------|
| MM1 | IMC | 11 | 2035603 | Hernández Loza | Esteban Moises |

Diseño de sistemas combinacionales

Propósito: Comprensión, análisis y aplicación del método de Diseño de sistemas combinacionales, mediante el diseño, la simulación y construcción de un prototipo

Método del diseño combinacional con HDL

- 1.- Especificar el sistema.
- 2.- Determinar entradas y salidas (Diagrama de Bloques).

3.- Trasladar el comportamiento a una tabla de verdad.

Representar la ecuación en sus formas canónicas SOP Σ y POS Π

Código
ABEL-HDL

4.- Ecuaciones Mínimas

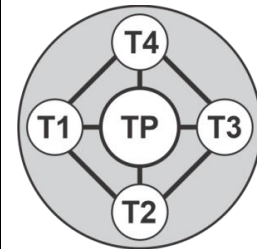
5.- Simulación.

6.- Construcción del prototipo

1.- Especificar el sistema Problema propuesto:

Un sistema de suministro de sustancias para la fabricación de productos de plástico consta de un tanque principal **TP** y cuatro tanques secundarios **T4**, **T3**, **T2** y **T1**, distribuidos como lo muestra la figura.

Cada uno de los tanques contiene un sistema de detección de nivel que consta de dos sensores, cuya salida con valor igual a 1 indica que están igual al nivel superior o por encima (lleno) y el valor de 0 cuando el nivel está por debajo del nivel inferior (vacío).



Diseñe, efectúe la simulación y construya un prototipo de un sistema digital binario que contenga una salida **S** que tome el valor de **cero**, cuando:

- a) Todos los tanques estén llenos.
- b) Solo tres tanques secundarios estén llenos sin importar el estado del principal..

2.- Determinar entradas y salidas (Dibujo del Diagrama de Bloques).

3.- Trasladar el comportamiento del sistema a una Tabla de verdad

| m | TP | T4 | T3 | T2 | T1 | Σ | S |
|----|----|----|----|----|----|----------|---|
| 0 | 0 | 0 | 0 | 0 | 0 | | |
| 1 | 0 | 0 | 0 | 0 | 1 | | |
| 2 | 0 | 0 | 0 | 1 | 0 | | |
| 3 | 0 | 0 | 0 | 1 | 1 | | |
| 4 | 0 | 0 | 1 | 0 | 0 | | |
| 5 | 0 | 0 | 1 | 0 | 1 | | |
| 6 | 0 | 0 | 1 | 1 | 0 | | |
| 7 | 0 | 0 | 1 | 1 | 1 | | |
| 8 | 0 | 1 | 0 | 0 | 0 | | |
| 9 | 0 | 1 | 0 | 0 | 1 | | |
| 10 | 0 | 1 | 0 | 1 | 0 | | |
| 11 | 0 | 1 | 0 | 1 | 1 | | |
| 12 | 0 | 1 | 1 | 0 | 0 | | |
| 13 | 0 | 1 | 1 | 0 | 1 | | |
| 14 | 0 | 1 | 1 | 1 | 0 | | |
| 15 | 0 | 1 | 1 | 1 | 1 | | |
| 16 | 1 | 0 | 0 | 0 | 0 | | |
| 17 | 1 | 0 | 0 | 0 | 1 | | |
| 18 | 1 | 0 | 0 | 1 | 0 | | |
| 19 | 1 | 0 | 0 | 1 | 1 | | |
| 20 | 1 | 0 | 1 | 0 | 0 | | |
| 21 | 1 | 0 | 1 | 0 | 1 | | |
| 22 | 1 | 0 | 1 | 1 | 0 | | |
| 23 | 1 | 0 | 1 | 1 | 1 | | |
| 24 | 1 | 1 | 0 | 0 | 0 | | |
| 25 | 1 | 1 | 0 | 0 | 1 | | |
| 26 | 1 | 1 | 0 | 1 | 0 | | |
| 27 | 1 | 1 | 0 | 1 | 1 | | |
| 28 | 1 | 1 | 1 | 0 | 0 | | |
| 29 | 1 | 1 | 1 | 0 | 1 | | |
| 30 | 1 | 1 | 1 | 1 | 0 | | |
| 31 | 1 | 1 | 1 | 1 | 1 | | |

Formas canónicas

| | | No de Combinaciones | | |
|------------------------------|----------|---------------------|-----|---|
| $F_{(TP, T4, T3, T2, T1)} =$ | Σ | | SOP | 1 |
| $F_{(TP, T4, T3, T2, T1)} =$ | Π | | POS | 0 |

4.- Ecuaciones Mínimas usando LogicAid

| | | Ecuaciones | Inputs | Gates | |
|------------------------------|--|------------|--------|-------|-----|
| $F_{(TP, T4, T3, T2, T1)} =$ | | | | | SOP |
| $F_{(TP, T4, T3, T2, T1)} =$ | | | | | POS |

Código ABEL-HDL Ecuaciones Mínimas o Tabla de verdad, incluyendo Test_vectors

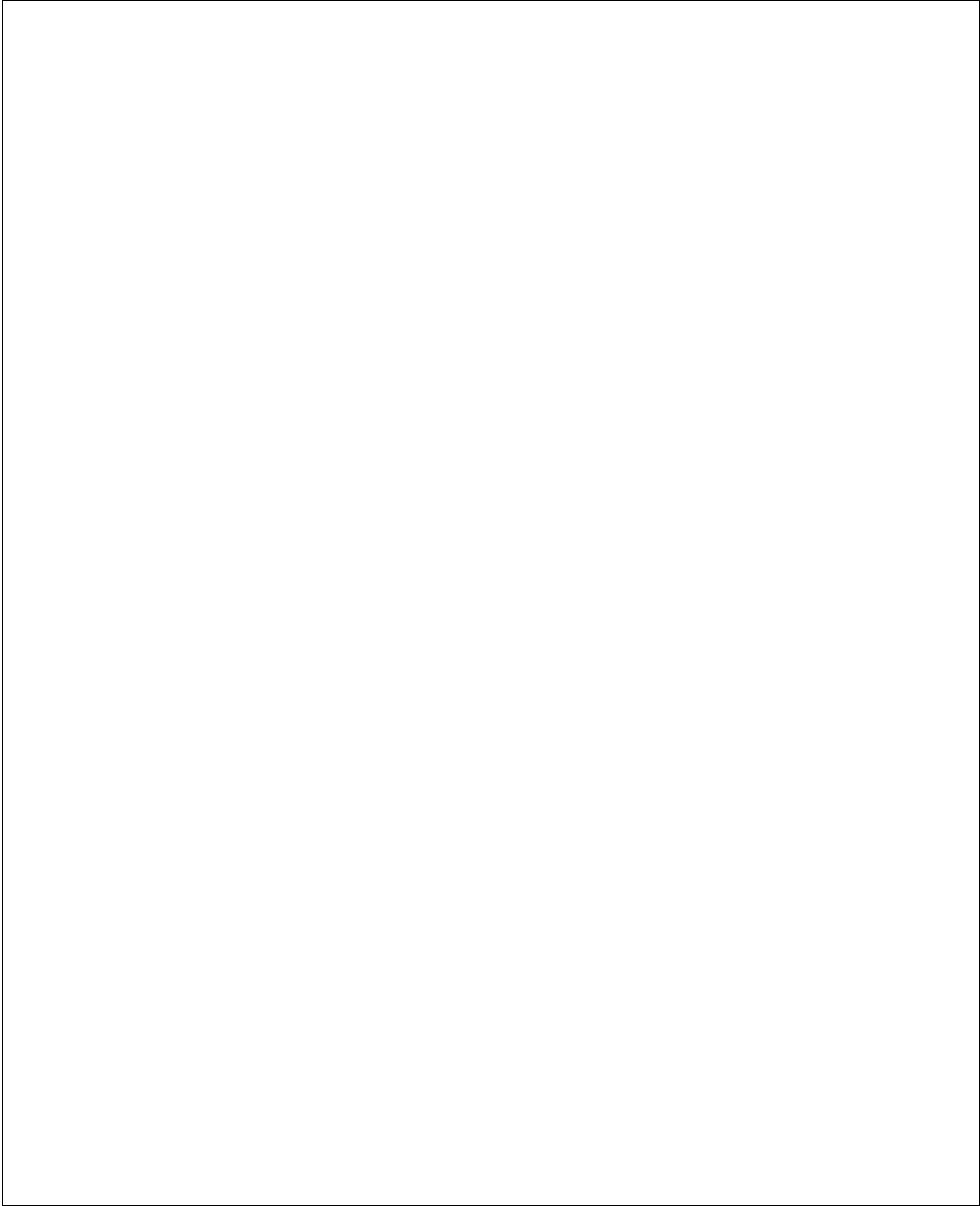
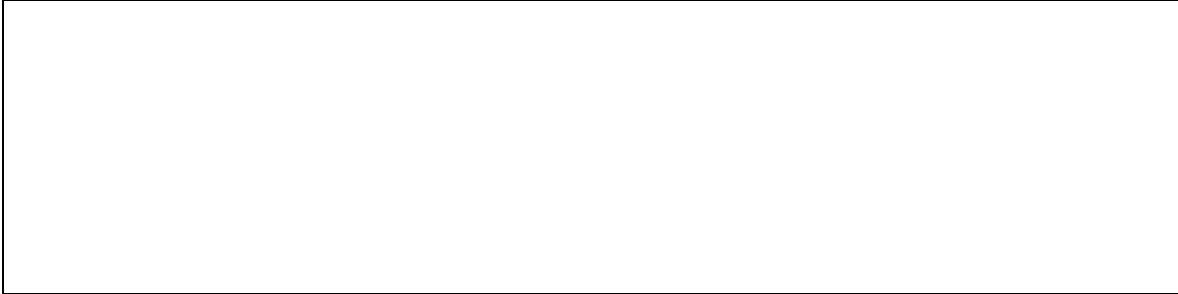
A large, empty rectangular box with a thin black border, occupying the central portion of the page. It is intended for the user to provide the code or content specified in the header.

Imagen de la simulación Test_vectors



Distribución de terminales PIN OUT



Imagen del diagrama esquemático en PROTEUS

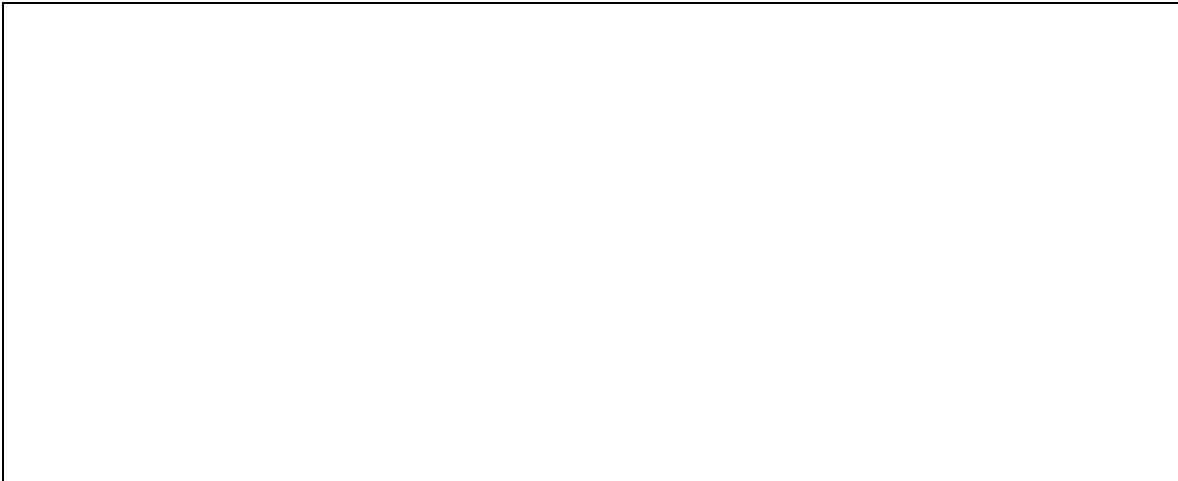





Foto del prototipo armado



Para la realización de este proyecto formativo se te recomienda consultar los videos siguientes

| | | |
|-----|---|---|
| DC1 | https://www.youtube.com/watch?v=HgHd7P8XYRs&t=205s |  |
| 2 | https://www.youtube.com/watch?v=kISqs3H4ADA&t=17s |  |
| DC3 | https://www.youtube.com/watch?v=ym4stKMx_5Y&t=6s |  |

Reporte sesión 6 (lista de Cotejo, Check List)

| | |
|----|---|
| 1 | Portada con datos completos. |
| 2 | Redacción del problema propuesto |
| 3. | Diagrama de Bloques |
| 4 | Tabla de verdad |
| 5 | Las ecuaciones SOP y POS en la forma Canónica |
| 6 | Ecuaciones mínimas indicando el numero de entradas y el numero de compuertas |
| 7 | El código ABEL-HDL Truth_Table o Ecuaciones incluyendo el test_vectors en el mismo código. |
| 8 | Imagen de la simulación (Test Vectors). |
| 9 | Las ecuaciones mínimas del archivo reporte (RPT). |
| 10 | La distribución de terminales (Pin Out) del archivo reporte (RPT). |
| 11 | Imagen de la simulación del Test_vectors |
| 8 | Imagen del circuito en PROTEUS (usando como entradas y salidas botones, resistencias y Led's) |
| 9 | Foto del prototipo |
| 10 | Conclusiones |
| 11 | Recomendaciones |

Subir los archivos entregables a Google classroom, antes de la fecha solicitada

| | | | | | |
|--|------------|------------|------------|------------------|----------------|
| Archivos entregables en Zip o RAR | PDF | ABL | JED | Animación | PROTEUS |
|--|------------|------------|------------|------------------|----------------|

Una vez cumplido lo anterior es necesario agendar y efectuar la entrevista presencial para presentar el prototipo funcionando correctamente, así como explicar los procedimientos y resultados obtenidos en forma oral y escrita.

“Una mente adaptativa tiene una mejor capacidad de aprendizaje”.

Pearl Zhu