

Práctica 6

Diseño Combinacional

Objetivos particulares

Durante el desarrollo de esta práctica el estudiante diseñara un Sistema Combinacional utilizando como guía un metodo propuesto y lo implemetara en un prototipo usando un Disositivo Logico Programable (PLD)

Elementos de competencia

Diseñar un sistema electrónico digital aplicando métodos de diseño para sistemas combinacionales, utilizando herramientas computacionales, analíticas e instrumentación, construir un prototipo con dispositivo logico programable y verificar su correcto funcionamiento.

Definiciones:

Diseño en Ingeniería: Es la creación y desarrollo de un producto, proceso o sistema económicamente viable para satisfacer necesidades definidas por un cliente o proceso.

Andrew McLaren, Approaches to the Teaching of Design, Engineering Subject Centre, The Higher Education Academy, University of Sheffiled UK, 2008, ISBN 978-1-904804-802.

Método: Modo de decir o hacer con orden, www.rae.es

Material a utilizar

Fuente de 5 V de corriente directa.

Tablilla de conexiones

Circuito Integrado GAL 16, 20 0 22 o equivalente. (Lattice, Atmel o Cypress).

10 resistores de 330 Ω .

1 Dip switch de 8 interruptores o 5 Switch Push Micro NO.

10 Leds (no importa el color, de preferencia usar los luminosos ultra, mega solo como indicadores de los valores de las salidas F1 y F2),

Alambre para conexiones.

Programas de aplicación (software):

IspLEVER

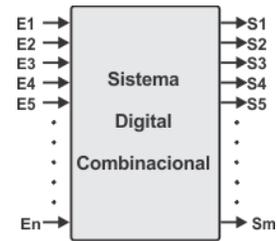
Microsoft Word (reporte)

Recortes (Windows XP o 7)

Fundamento Teórico

Un sistema combinacional es un bloque digital en donde los valores de salida dependen únicamente de las combinaciones de entrada.

En este sistema el número de entradas (E_n) puede ser mayor, menor o igual al número de salidas (S_m).



Método del Diseño Combinacional (Tradicional)

1.- Especificar el sistema.

En esta parte se especifica el problema a resolver así como las variables que involucran el diseño y su comportamiento.

2.- Determinar las entradas y salidas

De las variables involucradas hay que identificar cuáles y cuantas son de entrada al sistema y también las de salida.

3.- Trasladar el comportamiento a una tabla de verdad.

Con el dato anterior de entradas y salidas construir una tabla de verdad tomando en cuenta que el número de combinaciones posibles en los sistemas digitales es 2^n en donde n es del número de variables de entrada.

Para cada combinación de entrada hay que asignar el valor más conveniente en la salida.

4.- Obtener las ecuaciones mínimas.

El propósito de este paso es el de simplificar una Función Booleana y obtener su mínima expresión, para reducir así la complejidad del circuito a implementar, los recursos que se pueden aplicar son:

Manipulación Algebraica, Mapas de Karnaugh, Diagramas de Vetic, O algún software

5.- Elaborar el diagrama esquemático

Contando con las ecuaciones mínimas, se puede pasar de la ecuación al circuito a implementar.

6.- Implementar físicamente.

En este paso se arma el prototipo ya sea con circuitos de función fija o dispositivos lógicos programables

7.- Comprobar su funcionamiento.

Una vez implementado físicamente se comprueba que en todas las posibles combinaciones de entrada les corresponda la salida propuesta.

Ejemplo 1 (método tradicional)

En una instalación se controla la Potencia (P), el Factor de Potencia (F) y la intensidad eléctrica (I) consumida, de forma que debe activarse una alarma cuando al menos dos de estos parámetros sobrepase un valor límite detectado por un transductor con salida digital ("1" por encima de dicho valor y "0" por debajo).

Se controla también el Voltaje (V) que alimenta la instalación, de forma que la alarma también se active cuando ésta sea inferior a un valor mínimo.

Diseñe e implemente un sistema electrónico digital que cumpla con lo anterior.

1.- Especificar el sistema

La redacción del problema es parte de la especificación, para completar este paso se deben de identificar todas las variables involucradas en el sistema y su comportamiento:

Potencia (P) ("1" por encima de dicho valor y "0" por debajo).

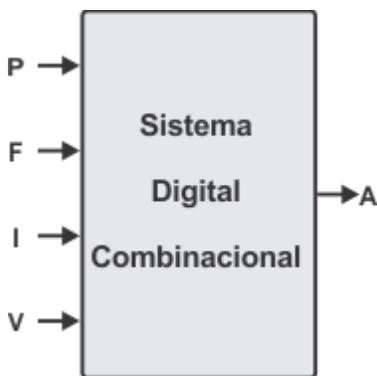
Factor de Potencia (F) ("1" por encima de dicho valor y "0" por debajo).

Intensidad eléctrica (I) ("1" por encima de dicho valor y "0" por debajo).

Voltaje (V) ("1" por encima de dicho valor y "0" por debajo).

Alarma ("1" encendida y "0" apagada).

2.- Determinar entradas y salidas



Las entradas son 4: **Potencia (P)**, **Factor de Potencia (F)**, **Intensidad eléctrica (I)** y **Voltaje (V)**.

La única salida es la **Alarma**

Práctica 6 Diseño Combinacional

3.- Trasladar el comportamiento a una tabla de verdad.

Para las cuatro entradas se requieren de 16 combinaciones 2^n que se listan a continuación:

Por conveniencia iniciaremos en las variables de entrada de la tabla con la variable V.

m	V	P	F	I	A
0	0	0	0	0	
1	0	0	0	1	
2	0	0	1	0	
3	0	0	1	1	
4	0	1	0	0	
5	0	1	0	1	
6	0	1	1	0	
7	0	1	1	1	
8	1	0	0	0	
9	1	0	0	1	
10	1	0	1	0	
11	1	0	1	1	
12	1	1	0	0	
13	1	1	0	1	
14	1	1	1	0	
15	1	1	1	1	

Iniciaremos con esta parte de la redacción

Se controla también el Voltaje (V) que alimenta la instalación, de forma que la alarma también se active cuando ésta sea inferior a un valor mínimo.

m	V	P	F	I	A
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	
9	1	0	0	1	
10	1	0	1	0	
11	1	0	1	1	
12	1	1	0	0	
13	1	1	0	1	
14	1	1	1	0	
15	1	1	1	1	

Las primeras ocho combinaciones (de m0 a m7) cumplen con que el voltaje sea inferior a un valor mínimo, por lo que la alarma debe de activarse.

Práctica 6 Diseño Combinacional

Para la siguiente redacción tenemos

Debe activarse una alarma cuando al menos dos de estos parámetros sobrepase un valor límite.

m	V	P	F	I	A
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	
9	1	0	0	1	
10	1	0	1	0	
11	1	0	1	1	1
12	1	1	0	0	
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	1

Para lo cual cumplen las combinaciones 11, 13 14 y 15 de la tabla

Todas las demás combinaciones no consideradas (8, 9, 10 y 12) deberán de tomar el valor de cero.

m	V	P	F	I	A
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	1

4.- Obtener las ecuaciones mínimas.

Por medio del uso del mapa de Karnaugh podemos obtener las ecuaciones mínimas.

m	V	P	F	I	A
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	1

	00	01	11	10
00	1	1	0	0
01	1	1	1	0
11	1	1	1	1
10	1	1	1	0

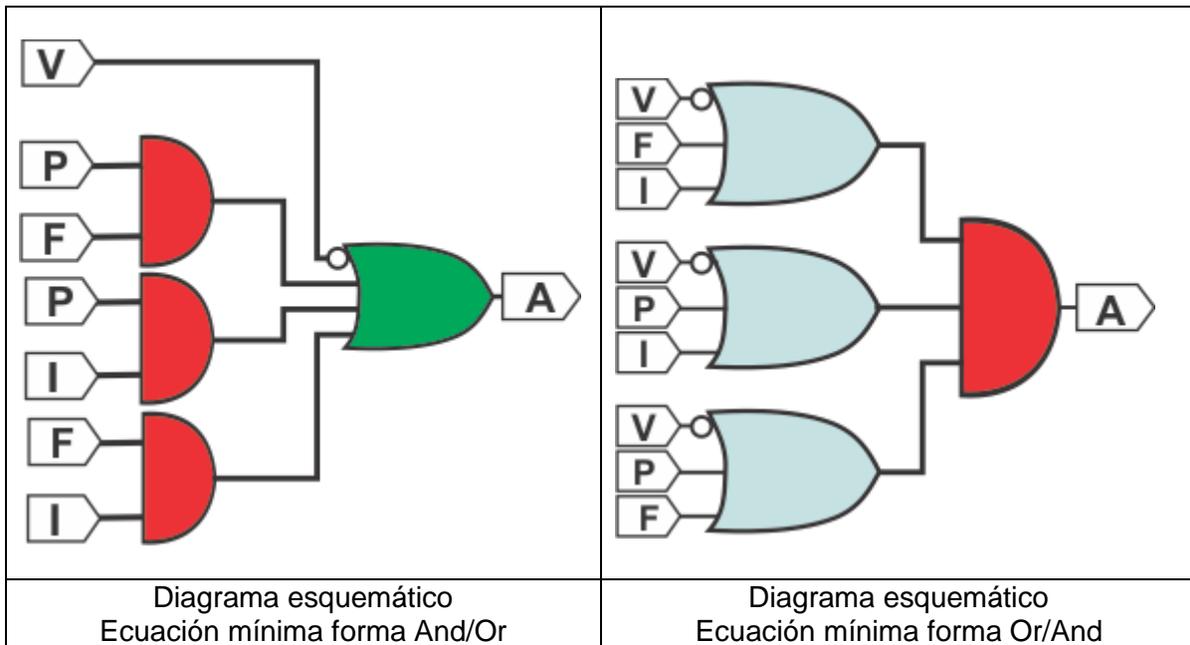
Agrupando Unos SOP	Agrupando ceros POS
$V' + P F + P I + F I$ <p>Forma And/Or</p>	$(V' + F + I) (V' + P + I) (V' + P + F)$ <p>Forma Or/And</p>

Los dos resultados son mínimos y se pueden implementar cualquiera de los dos, en el caso del programa IspLEVER el resultado lo puede expresar en las formas, la And/Or o And/Nor, esta última se puede obtener aplicando el teorema de D' Morgan al resultado de agrupar ceros forma Or/Nand.

$$A_{(V, P, F, I)} = (V' + F + I) (V' + P + I) (V' + P + F) \text{ Forma Or/And}$$

$$A_{(V, P, F, I)} = [V F' I' + V P' I' + V P' F']' \text{ Forma And/Nor}$$

5.- Elaborar el diagrama esquemático



7.- Comprobar su funcionamiento.

Una vez armado el circuito se probará que cumpla con el valor de salida de todas las combinaciones de la tabla de verdad propuesta.

m	V	P	F	I	A
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	1

Práctica 6 Diseño Combinacional

Por medio del código ABEL_HDL Module se puede describir el comportamiento del diseño combinacional de tres formas diferentes:

1.- **Las ecuaciones** con el comando **equations** y considerando la sintaxis del lenguaje en tal como se realizó la practica anterior (no necesariamente se requiere de la mínima expresión ya que el programa IspLEVER realiza automáticamente la simplificación de las funciones).

Al utilizar esta opción no necesitaríamos elaborar el diagrama esquemático que es uno de los pasos del método propuesto.

2.- **La tabla de verdad**, utilizando el comando **TRUTH_TABLE** se introducir los valores de entradas y salidas de la tabla de verdad, sin necesidad de obtener las ecuaciones.

Al utilizar esta opción no necesitaríamos ni obtener las ecuaciones ni elaborar el diagrama esquemático ahorrando dos de los pasos del método propuesto.

3.- **Descripción del problema**, usando el mismo comando **equations** pero con los agregados de descripción **When, Then y Else**.

En esta opción no necesitaríamos describir la tabla de verdad, ahorrándonos 3 de los pasos del método y además muy útil para cuando nuestros diseños requieran de muchas entradas y en la tabla se tendrían que listar 2ⁿ combinaciones.

En cualquiera de las tres opciones se puede incluir en el mismo archivo el TEST_VECTORS para obtener la simulación.

Primera opción el Código ABEL-HDL utilizando el comando equations

En esta opción se puede usar las ecuaciones obtenidas de los Minitérminos o Maxitérminos sin necesidad de utilizar las ecuaciones mínimas ya que el programa IspLEVER aplica un proceso de simplificación en forma automática.

Utilizando las ecuaciones mínimas obtenidas por medio del Kmap la transformaremos a la Sintaxis del código ABEL podemos usar la ecuación en forma SOP.

Forma	Ecuación mínima	Sintaxis de la ecuación en ABEL
SOP	$A = V' + P F + P I + F I$	$A = !V \# P\& F \# P\& I \# F\& I$

O la ecuación en forma POS

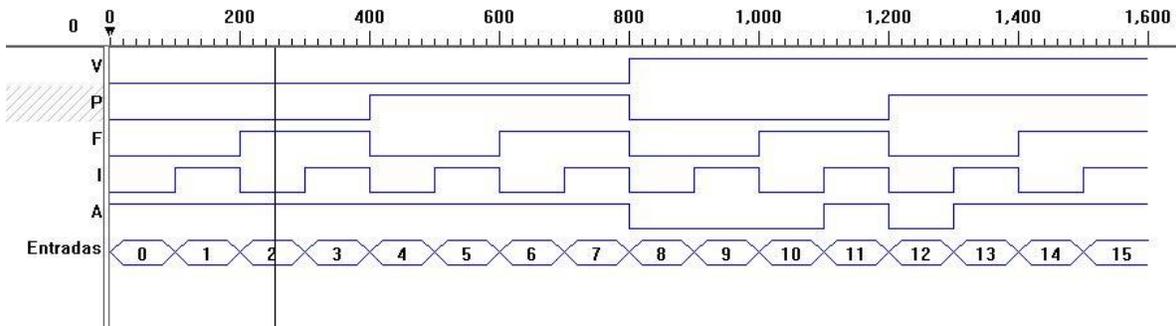
Forma	Ecuación mínima	Sintaxis de la ecuación en ABEL
POS	$A=(V'+F+I)(V'+P+I)(V'+P+F)$	$A=(!V \# F\#I)\&(!V \# P\#I)\&(!V \# P\#F)$

Se puede utilizar cualquiera de las dos pero solo una de ellas.

Práctica 6 Diseño Combinacional

Código con la ecuación SOP	Archivo Reporte
<pre> MODULE alarma "Entradas V,P,F,I pin 1..4; "Salida A pin 12 istype 'com'; equations A = !V # P& F # P& I # F& I ; test_vectors ([V,P,F,I]->A) [0,0,0,0]->.x.; [0,0,0,1]->.x.; [0,0,1,0]->.x.; [0,0,1,1]->.x.; [0,1,0,0]->.x.; [0,1,0,1]->.x.; [0,1,1,0]->.x.; [0,1,1,1]->.x.; [1,0,0,0]->.x.; [1,0,0,1]->.x.; [1,0,1,0]->.x.; [1,0,1,1]->.x.; [1,1,0,0]->.x.; [1,1,0,1]->.x.; [1,1,1,0]->.x.; [1,1,1,1]->.x.; END </pre>	<p>Ecuación Mínima $A = \overline{(V \& P \& F \# V \& P \& I \# V \& F \& I)}$; And/nor</p> <p>Distribución de terminales (Pin out)</p>

Simulación



En la gráfica de la simulación podemos observar que los valores de salida cumplen para todas las combinaciones de la tabla de verdad propuesta, de manera que en esta parte del diseño cumple con lo especificado, por lo que ya es recomendable pasar a implementar físicamente el prototipo.

Foto del circuito

Práctica 6 Diseño Combinacional

Ejemplo 2 (Truth_Table)

Para este ejemplo proponemos el siguiente diseño:

Diseñe un sistema electrónico digital capaz de mostrar al ganador entre dos adversarios del tradicional concurso piedra, papel o tijera.

El sistema estará definido por las entradas de los jugadores A (A1, A0) y B (B1, B0) y dos salidas Ga y Gb, Se recomienda usar el siguiente código para identificar cada propuesta:

Código		Propuesta
0	0	no hay propuesta
0	1	piedra
1	0	papel
1	1	tijera

Se requiere de un botón adicional llamado J (juego) de modo que solo al oprimirlo muestre por medio de dos salidas SA y SB indique que jugador gano, en el caso de que uno o los dos concursantes no tengan propuesta el resultado será nulo indicando la salidas 00, en caso de empate deberá de mostrarse por medio de un 11 en la salida.

En el caso de que no se oprima J (J=0) las salidas SA y SB serán igual a cero.

1.- Especificar el sistema.

En la redacción se explica el propósito del diseño, además se identifican las variables:

J, A1, A0, B1, B0, Ga y Gb

2.- Determinar las entradas y salidas

Podemos determinar que las entradas son cinco: **J, A1, A0, B1 y B0**

Las salidas dos: **Ga y Gb**

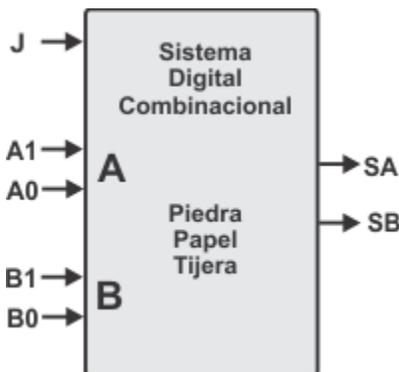


Diagrama de Bloques (Entradas y Salidas)

Práctica 6 Diseño Combinacional

3.- Trasladar el comportamiento a una tabla de verdad.

La tabla de verdad para 5 variables de entrada (J, A1, A0, B1, B0) se compone de $2^5 = 32$ combinaciones posibles del 0 al 31 en el sistema binario que se muestran a continuación:

m	J	A1	A0	B1	B0	SA	SB
0	0	0	0	0	0		
1	0	0	0	0	1		
2	0	0	0	1	0		
3	0	0	0	1	1		
4	0	0	1	0	0		
5	0	0	1	0	1		
6	0	0	1	1	0		
7	0	0	1	1	1		
8	0	1	0	0	0		
9	0	1	0	0	1		
10	0	1	0	1	0		
11	0	1	0	1	1		
12	0	1	1	0	0		
13	0	1	1	0	1		
14	0	1	1	1	0		
15	0	1	1	1	1		
16	1	0	0	0	0		
17	1	0	0	0	1		
18	1	0	0	1	0		
19	1	0	0	1	1		
20	1	0	1	0	0		
21	1	0	1	0	1		
22	1	0	1	1	0		
23	1	0	1	1	1		
24	1	1	0	0	0		
25	1	1	0	0	1		
26	1	1	0	1	0		
27	1	1	0	1	1		
28	1	1	1	0	0		
29	1	1	1	0	1		
30	1	1	1	1	0		
31	1	1	1	1	1		

Práctica 6 Diseño Combinacional

Tomando en cuenta la última parte de la redacción En el caso de que no se oprima J (J=0) las salidas SA y SB serán igual a cero, podemos simplificar la tabla de verdad, de manera que cuando no se oprima el botón J no importan (X) los valores de A1, A0 y B1, B0 la salida siempre será cero. El valor de no importa (Don't care) se puede expresar con la letra X como, con lo que podemos integrar las combinaciones del 0 al 15 en una sola fila como muestra en la siguiente tabla:

m	J	A1	A0	B1	B0	SA	SB
0 a 15	0	X	X	X	X	0	0
16	1	0	0	0	0	0	0
17	1	0	0	0	1	0	0
18	1	0	0	1	0		
19	1	0	0	1	1		
20	1	0	1	0	0		
21	1	0	1	0	1		
22	1	0	1	1	0		
23	1	0	1	1	1		
24	1	1	0	0	0		
25	1	1	0	0	1		
26	1	1	0	1	0		
27	1	1	0	1	1		
28	1	1	1	0	0		
29	1	1	1	0	1		
30	1	1	1	1	0		
31	1	1	1	1	1		

Para el caso de que uno o los dos concursantes no tengan propuesta el resultado será nulo indicando la salidas 00, lo cual las combinaciones 16, 17, 18, 19 20, 24 y 28 cumplen como se muestra en la siguiente tabla:

Práctica 6 Diseño Combinacional

m	J	A1	A0	B1	B0	SA	SB
0 a 15	0	X	X	X	X	0	0
16	1	0	0	0	0	0	0
17	1	0	0	0	1	0	0
18	1	0	0	1	0	0	0
19	1	0	0	1	1	0	0
20	1	0	1	0	0	0	0
21	1	0	1	0	1		
22	1	0	1	1	0		
23	1	0	1	1	1		
24	1	1	0	0	0	0	0
25	1	1	0	0	1		
26	1	1	0	1	0		
27	1	1	0	1	1		
28	1	1	1	0	0	0	0
29	1	1	1	0	1		
30	1	1	1	1	0		
31	1	1	1	1	1		

En caso de empate deberá de mostrarse por medio de un 11 en la salida

m	J	A1	A0	B1	B0	SA	SB
0 a 15	0	X	X	X	X	0	0
16	1	0	0	0	0	0	0
17	1	0	0	0	1	0	0
18	1	0	0	1	0	0	0
19	1	0	0	1	1	0	0
20	1	0	1	0	0	0	0
21	1	0	1	0	1	1	1
22	1	0	1	1	0		
23	1	0	1	1	1		
24	1	1	0	0	0	0	0
25	1	1	0	0	1		
26	1	1	0	1	0	1	1
27	1	1	0	1	1		
28	1	1	1	0	0	0	0
29	1	1	1	0	1		
30	1	1	1	1	0		
31	1	1	1	1	1	1	1

Práctica 6 Diseño Combinacional

Para llenar las salidas restantes utilizaremos las reglas del juego:

Piedra (01) la gana a tijera (11), Tijera (11) la gana a papel (10), Papel (10) le gana a piedra (01) como se muestra en la siguiente tabla:

m	J	A1	A0	B1	B0	SA	SB
0 a 15	0	X	X	X	X	0	0
16	1	0	0	0	0	0	0
17	1	0	0	0	1	0	0
18	1	0	0	1	0	0	0
19	1	0	0	1	1	0	0
20	1	0	1	0	0	0	0
21	1	0	1	0	1	1	1
22	1	0	1	1	0	0	1
23	1	0	1	1	1	1	0
24	1	1	0	0	0	0	0
25	1	1	0	0	1	1	0
26	1	1	0	1	0	1	1
27	1	1	0	1	1	0	1
28	1	1	1	0	0	0	0
29	1	1	1	0	1	0	1
30	1	1	1	1	0	1	0
31	1	1	1	1	1	1	1

Una vez que se tiene completa la tabla de verdad se puede pasar a elaborar el código en ABEL_HDL sin necesidad de obtener las ecuaciones mínimas o Elaborar el diagrama esquemático usando el comando **Truth_Table** .

Para el caso de las combinaciones de entrada que no importa el valor (Don't care), en el código ABEL-HDL se utiliza el :X: para indicarlo como se muestra a continuación:

Práctica 6 Diseño Combinacional

Archivo en código ABEL-HDL usando truth_table incluyendo el test_vectors

```
MODULE piedra
"Entradas
J,A1,A0,B1,B0 pin 1..5;
"salidas
Ga,Gb pin 12,13 istype 'com';
"asignación de variable por comodidad X en lugar de .x.
X=.x.;
truth_table
([J,A1,A0,B1,B0]->[Ga,Gb])
[0,X,X,X,X]->[0,0];
[1,0,0,0,0]->[0,0];
[1,0,0,0,1]->[0,0];
[1,0,0,1,0]->[0,0];
[1,0,0,1,1]->[0,0];
[1,0,1,0,0]->[0,0];
[1,0,1,0,1]->[1,1];
[1,0,1,1,0]->[0,1];
[1,0,1,1,1]->[1,0];
[1,1,0,0,0]->[0,0];
[1,1,0,0,1]->[1,0];
[1,1,0,1,0]->[1,1];
[1,1,0,1,1]->[0,1];
[1,1,1,0,0]->[0,0];
[1,1,1,0,1]->[0,1];
[1,1,1,1,0]->[1,0];
[1,1,1,1,1]->[1,1];

Test_vectors
([J,A1,A0,B1,B0]->[Ga,Gb])
[0,X,X,X,X]->[0,0];
[1,0,0,0,0]->[0,0];
[1,0,0,0,1]->[0,0];
[1,0,0,1,0]->[0,0];
[1,0,0,1,1]->[0,0];
[1,0,1,0,0]->[0,0];
[1,0,1,0,1]->[1,1];
[1,0,1,1,0]->[0,1];
[1,0,1,1,1]->[1,0];
[1,1,0,0,0]->[0,0];
[1,1,0,0,1]->[1,0];
[1,1,0,1,0]->[1,1];
[1,1,0,1,1]->[0,1];
[1,1,1,0,0]->[0,0];
[1,1,1,0,1]->[0,1];
[1,1,1,1,0]->[1,0];
[1,1,1,1,1]->[1,1];
END
```

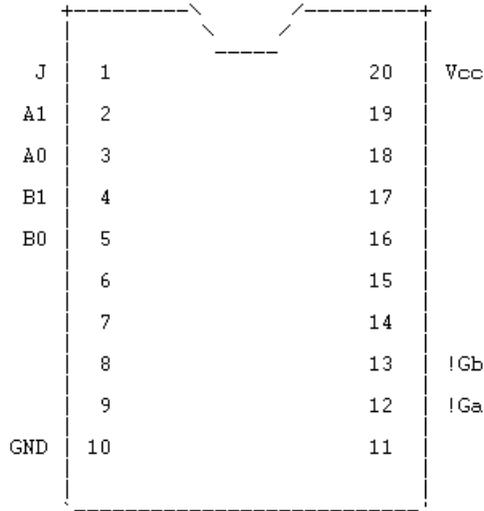
Práctica 6 Diseño Combinacional

Ecuaciones mínimas del archive reporte

$$G_a = (B_0 \& B_1 \& A_0 \& J \# \!B_0 \& B_1 \& A_1 \& J \# B_0 \& \!B_1 \& \!A_0 \& A_1 \& J \# B_0 \& A_0 \& \!A_1 \& J);$$

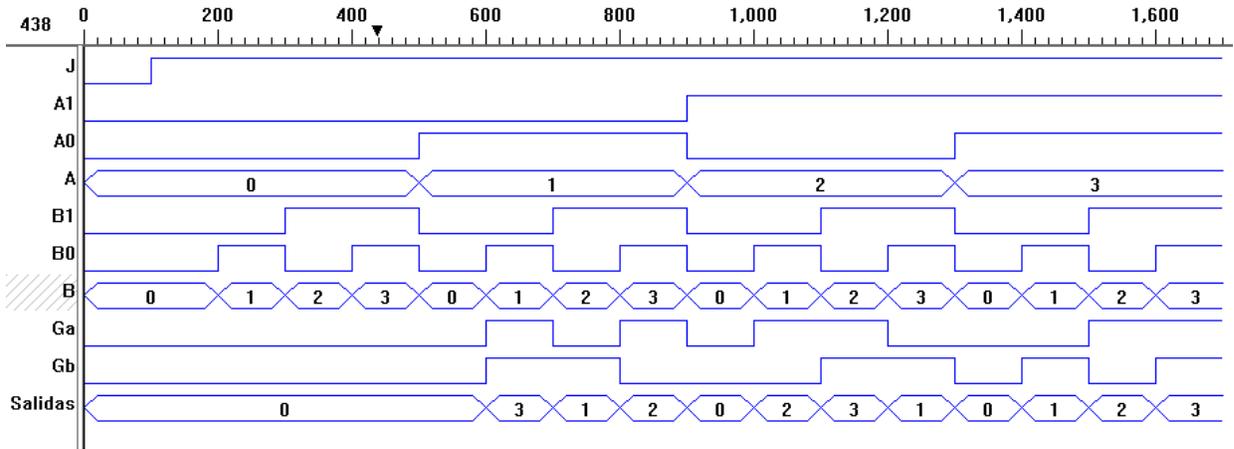
$$G_b = (B_0 \& \!B_1 \& A_0 \& J \# B_0 \& B_1 \& A_1 \& J \# B_1 \& \!A_0 \& A_1 \& J \# \!B_0 \& B_1 \& A_0 \& \!A_1 \& J);$$

Distribución de terminales (Pin Out)



En la figura de la distribución de terminales para el dispositivo GAL16V8, en donde cumple con las terminales propuestas en el código ABEL-HDL.

Imagen de la simulación



Pie de foto

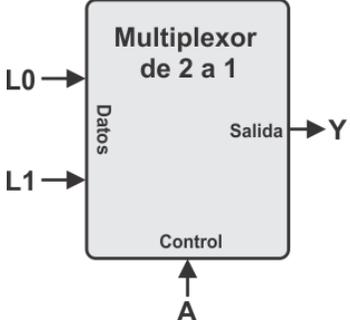
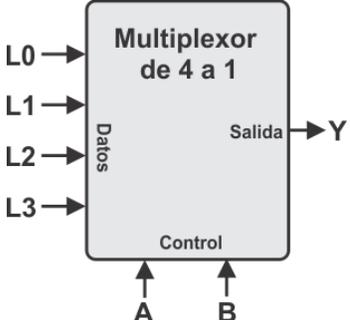
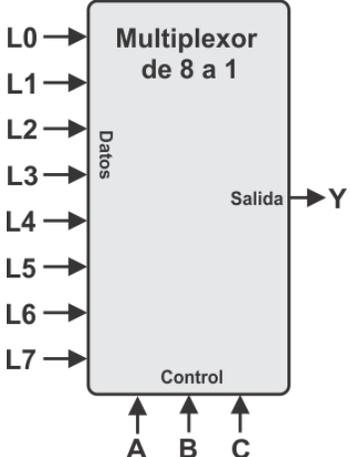
Foto del circuito

Práctica 6 Diseño Combinacional

EJEMPLO 3 (When, Then)

Selector de datos Multiplexor (selector de datos)

Los **multiplexores** son circuitos digitales combinacionales con varias entradas y una única salida de datos, están dotados de entradas de control capaces de seleccionar una, y sólo una, de las entradas de datos para permitir su transmisión desde la entrada seleccionada hacia dicha salida.

Tipo	Entradas de control	Diagrama de bloques
2 a 1 línea	1	
4 a 1 línea	2	
8 a 1 línea	3	

Por medio de las entradas de control (N) seleccionamos que el valor de entrada de una de las 2^N líneas (L_x) sea el mismo valor de la salida (Y).

Práctica 6 Diseño Combinacional

p

Reporte (lista de Cotejo, Check List)

1	Portada.
2	Enunciado del Problema (redacción)
3	Diagrama de Bloques (entradas y salidas)
4	Tabla de verdad
5	Archivo en formato ABEL-HDL Module (incluyendo el Test_vectors)..
6	Ecuaciones mínimas del archivo reporte
7	Distribución de terminales (Pin Out)
8	Imagen de la simulación.
9	Foto del circuito implementado y comprobación de su funcionamiento
10	Conclusiones
11	Recomendaciones
12	Referencias bibliográficas

La fecha límite de entrega del reporte y mostrar el circuito funcionando es un día antes de la próxima sesión de laboratorio.

Nota: agregar notas de pie a todas las figuras

En la página <http://jagarza.fime.uanl.mx/> podrás encontrar el video de esta práctica así como manuales de uso del lenguaje ABEL.HDL, así como el software LogicAid

Práctica 6 Diseño Combinacional

Problemas propuestos

1.- Se desea diseñar e implementar un sistema electrónico digital, que tenga dos entradas (de dos bits cada una) en las cuales se codificarán los tipos de sangre que poseen dos individuos (un donador D1, D0 y un receptor R1, R0). A la salida, el circuito deberá entregar una señal **T** que indique en forma luminosa y sonora si es posible realizar la transfusión de sangre.

Los tipos de sangre humana conocidos son: A, B, AB y O.

a) Cuando un individuo tiene sangre tipo O, puede donar a receptores que tengan sangre de cualquier otro tipo, pero solamente puede recibir sangre de su mismo tipo.

b) Si el individuo tiene sangre tipo AB, puede recibir de cualquier otro tipo de sangre, pero solamente puede donar a un individuo que posea el mismo tipo de sangre.

c) En el caso en el cual la persona posee sangre tipo A, solamente puede donar a individuos que posean sangre tipo A o AB, y debe recibir solamente sangre de los tipos A u O.

d) Por último, una persona con sangre tipo B, puede donar a personas que tengan el tipo AB o B, pero solamente puede recibir del tipo B u O. Considere que las señales luminosa y sonora se activarán con un nivel lógico '1'

Para distinguir los tipos de sangre se sugiere asignar los siguientes códigos:

Tipo	Código	
A	0	0
B	0	1
AB	1	0
O	1	1

2.- Codificador de prioridad (Priority Encoder) de 8 a 3

Diseñe e implemente físicamente un sistema digital combinacional que contenga ocho entradas llamadas de L7 a L0, que indique mediante una salida en código binario de tres bits (S2, S1, S0) la entrada de mayor orden que tiene valor 1.

En caso de que se presenten dos o más unos en la entrada, la salida tomará el valor de la línea de mayor peso (considerando que la L7 es la de mayor peso).

3.- Selector de datos (Multiplexer) 4 a 2

Diseñar un sistema digital que consiste en un Multiplexor de 4 datos de entrada (A, B, C y D) de dos bits cada dato, con dos entradas de control (S1, S0) a una salida (Y) también dos bits (Y1, Y0) que deberá de tomar el valor del dato seleccionado por medio de las entradas de control como lo indica la siguiente tabla:

S1	S0	Y
0	0	A
0	1	B
1	0	C
1	1	D

Práctica 6 Diseño Combinacional

4.- Selector de datos (Multiplexer) de 8 a 1

Para este sistema combinacional se tienen ocho líneas, desde L0 hasta L7, como entradas de datos; las entradas A, B y C, como entradas control; y una sola salida Y, donde la salida tomara el valor de la línea seleccionada como lo indica la siguiente tabla:

5.-Diseñe un sistema electrónico digital con el propósito de jugar a adivinar un número.

Dicho sistema consta de una entrada S de 2 bits (S1, S0) en la que se codificara un número secreto en código binario sin signo.

Además dispondrá de otra entrada N de 2 bits (N1, N0) conectada a una serie de interruptores en la que el jugador introducirá un número.

El número se validará oprimiendo un interruptor de no retención llamado compara (C), en ese momento, el circuito indicará mediante tres salidas a través de LEDs si el número introducido por el usuario es N mayor (MA), menor (ME) o igual (EQ) que el número secreto S.

Si no está activada la entrada comparar (C) no se encenderá ninguna de las tres salidas.

6.- Codificador de prioridad (Priority Encoder) 5 a 3

Diseñe un sistema combinacional que contenga cinco entradas llamadas L5, L4, L3, L2 y L1 capaz de indicar mediante un código binario de tres bits (S2, S1, S0) la entrada e mayor peso tiene valor 1.

En caso de que se presenten dos o más unos (1) en la entrada, la salida tomará el valor de la línea de mayor peso; la L5 es la de mayor peso.

7.- Codificador de prioridad (Priority Encoder) 5 a 3

Diseñe un sistema combinacional que contenga cinco entradas llamadas L5, L4, L3, L2 y L1 capaz de indicar mediante un código binario de tres bits (S2, S1, S0) la entrada e mayor peso tiene valor 0.

En caso de que se presenten dos o más ceros (0) en la entrada, la salida tomará el valor de la línea de mayor peso; la L5 es la de mayor peso

Práctica 6 Diseño Combinacional

8.-Subastas PEPE La mundialmente conocida Subastas PEPE, dedicada a la subasta de preciadas obras de arte, ha decidido modernizar sus instalaciones incorporando los últimos avances en los sistemas electrónicos digitales, para lo que han contratado sus servicios.

El sistema que quieren implantar ha de permitir realizar una subasta a ciegas controlada por un juez.

Como andan un poco justos de presupuesto, el sistema permitirá solo la participación en la subasta de dos personas (A y B), las cuales introducirán las pujas en binario (de 0 a 3) mediante un sistema de microinterruptores de dos bits (A= A1, A0 y B= B1, B0).

Al comienzo de la subasta, los posibles compradores (A o B) introducirán el valor de sus pujas en el sistema, para lo cual dispondrán de un determinado periodo de tiempo.

Pasado éste tiempo, el juez dirá “a la una, a las dos y a las tres”, pulsando en ese momento el botón J.

La pulsación del botón J hará que por medio de uno de dos LEDs (LA, LB) indique el ganador que propuso el valor de la puja máxima.

En caso de empate se encenderán los dos LEDs para indicarlo, considere que si los dos posibles compradores no proponen puja las salidas LA y LB deberán de permanecer en cero. Mientras se está realizando el proceso de puja estarán todos los leds apagados.

9.- Diseñe un sistema electrónico digital capaz de mostrar al ganador entre dos adversarios del tradicional concurso piedra, papel o tijera.

El sistema estará definido por las entradas de los jugadores A (A1, A0) y B (B1, B0) y dos salidas Ga y Gb, Se recomienda usar el siguiente código.

00 no hay propuesta

01 piedra

10 papel

11 tijera

Se requiere de un botón adicional llamado J (juego) de modo que solo al oprimirlo muestre por medio de dos salidas SA y SB indique que jugador gana, en el caso de que uno o los dos concursantes no tengan propuesta el resultado será nulo indicando la salidas 00, en caso de empate deberá de mostrarse por medio de un 11 en la salida.

En el caso de que no se oprima J las salidas SA y SB serán igual a cero

10.- En una cierta empresa de cuatro directivos sus acciones están distribuidas de la siguiente forma:

A=45%, B=30%, C=15% y D=10%.

Diseñar e implementar un sistema electrónico digital de escrutinio por medio de botones de votación uno para cada directivo, teniendo en cuenta que cada miembro tiene un porcentaje de voto igual a su número de acciones y que para aprobar una moción.

El resultado de la votación será mostrado por medio de dos leds de la siguiente manera

L1, L0

0 0 no hay resultado

0 1 menor o igual a 30 pero mayor que 0

1 0 menor o igual a 60 pero mayor que 30

1 1 mayor de 60

El resultado solo se mostrará cuando se oprima un quinto botón llamado V (votar) en el caso de que no se oprima el botón V las salidas L1, L0 permanecerán apagadas.

Práctica 6 Diseño Combinacional

12.- En una cierta empresa de cuatro directivos sus acciones están distribuidas de la siguiente forma:

A=40%, B=35%, C=15% y D=10%.

Diseñar e implementar un sistema electrónico digital de escrutinio por medio de botones de votación uno para cada directivo, teniendo en cuenta que cada miembro tiene un porcentaje de voto igual a su número de acciones y que para aprobar una moción.

El resultado de la votación será mostrado por medio de dos leds de la siguiente manera L1, L0

0 0 0 o menor o igual a 10

0 1 Menor o igual a 35 pero mayor que 10

1 0 Menor o igual a 60 pero mayor que 35

1 1 Mayor de 60

El resultado solo se mostrará cuando se oprima un quinto botón llamado V (votar) en el caso de que no se oprima el botón V las salidas L1, L0 permanecerán apagadas.

13.- Concurso

Diseñar un sistema electrónico digital para mostrar la calificación de una competencia, en donde hay cinco personas que actúan como jueces, el voto de cada uno de ellos se indica por medio de un botón que por medio de oprimirlo (1) cuando el participante pasa la prueba, o no presionarlo (0) cuando fracasa. Los cinco botones J1, J2, J3 J4 y J5 son la entrada de un sistema.

Las reglas de la competencia sólo permiten la diferencia de un voto y los resultados se indican por medio de dos luces llamadas S1 y S0 de modo que:

a) Si el voto es 4-1 o 5-0 a favor, entonces la salida será igual a S1=1 y S0 =1 que indica que es aceptado.

b) Si el voto es 4-1 o 5-0 en contra, la salida será igual a S1=0 y S0 = 0 que indica que es rechazado.

c) Si el voto es 3-2 o 2-3 la salida será igual a S1=1 y S0 = 0 el participante tiene una nueva oportunidad.

14.- Concurso

Diseñar un sistema electrónico digital para mostrar la calificación de una competencia, en donde hay cinco personas que actúan como jueces, el voto de cada uno de ellos se indica por medio de un botón que al oprimirlo (1) cuando el participante pasa la prueba, o no presionarlo (0) cuando fracasa.

Los cinco botones J1, J2, J3 J4 y J5 son la entrada de un sistema.

Las reglas de la competencia sólo permiten la diferencia de un voto y los resultados se indican por medio de dos luces llamadas S1 y S0 de modo que:

a) Si el voto es 4-1 o 5-0 a favor, entonces encenderán las dos luces (S1=1 y S0 =1) que indica que es aceptado.

b) Si el voto es 4-1 o 5-0 en contra, se mantendrán apagadas las dos luces (S1=0 y S0 =0) que indica que es rechazado.

c) Si el voto es 3-2 a favor encendera solo la salida S1, que indica que el participante vuelva a repetir el intento.

d) Si el voto o 2-3 solo encenderá la salida S0 =0 e indica el participante estara en espera de una nueva oportunidad.

Práctica 6 Diseño Combinacional

15.- En un auditorio se tienen grupos de cinco sillas llamadas A, B, C, D y E distribuidas como se indica en la figura, cada una de ellas contiene un sensor de modo que se detecta cuando está ocupada por medio de un 1 y un 0 cuando está vacía y en los extremos del grupo se cuenta con lámparas indicadoras de disponibilidad.

Diseñe e implemente un sistema electrónico digital de modo que encienda las lámparas de los extremos del grupo de sillas solo cuando dos sillas adyacentes se encuentren vacías.

16.- En un auditorio se tienen grupos de cinco sillas llamadas A, B, C, D y E distribuidas como se indica en la figura, cada una de ellas contiene un sensor de modo que se detecta cuando está ocupada por medio de un 1 y un 0 cuando está vacía y en los extremos del grupo se cuenta con lámparas indicadoras de disponibilidad.

Diseñe e implemente un sistema electrónico digital de modo que encienda las lámparas de los extremos del grupo de sillas solo cuando tres sillas adyacentes se encuentren vacías.

17.- Se desea diseñar e implementar un sistema electrónico digital que avise encendiendo un Led **F** cuando alguna de las personas de los asientos delanteros NO se ha puesto el cinturón, siempre que haya alguien en el asiento con un peso mayor a 15 Kg y el coche esté en marcha.

El sistema cuenta con 5 sensores:

Dos en el sistema de enganche de los cinturones, uno para el conductor (CC) y otro para el acompañante (CA). Su salida es un 1 si NO tenemos el cinturón puesto y un 0 en caso contrario.

Dos sensores más que nos avisan si hay alguien sentado en el Asiento del Conductor (AC) o en el del Acompañante (AA). Un 1 indica la presencia de alguien en el asiento y un 0 la ausencia.

Además hay otra señal de control que nos indica cuando el coche está en marcha ($S = 1$) y cuando está parado ($S = 0$).

19.- Diseñe e implemente un sistema electrónico digital con el propósito de jugar a adivinar un número.

Dicho sistema consta de una entrada S de 3 bits (S_2, S_1, S_0) en la que se codificara un número secreto en binario sin signo.

Además dispondrá de otra entrada de N 3 bits (N_2, N_1, N_0) conectada a una serie de interruptores en la que el jugador introducirá un número.

El número se validará con un interruptor de no retención llamado compara.

En ese momento, el circuito indicará mediante tres LEDs si el número introducido por el usuario es N mayor (MY), menor (ME) o igual (EQ) que el número secreto S.

Si no está activada la entrada comparar no se encenderá ninguna de las tres salidas.

Práctica 6 Diseño Combinacional

20.- Diseñe un sistema electrónico digital para el control de un toldo de un establecimiento comercial.

El toldo tiene la función tanto de dar sombra, como de proteger de la lluvia a las personas que transitan por la banqueta fuera del aparador del establecimiento.

Se cuenta con los siguientes sensores:

S Indica si hay sol con $S=1$ y no sol $S=0$.

L sensor de humedad, lluvia $L=1$, y $L=0$ no lluvia.

E establecimiento abierto $E=1$ y establecimiento cerrado $E=0$

M interruptor manual de funcionamiento $M=1$ manual y $M=0$ automático

Según los valores de estas entradas se bajará o subirá el toldo, mediante la señal de salida T, en donde con $T=1$ baja toldo y $T=0$ sube el toldo.

Las condiciones de operación para bajar el toldo $T=1$ son:

- a) Interruptor manual activado $M=1$;
- b) si el día está soleado $S=1$ y que el establecimiento este abierto $E=1$ y además el interruptor en forma automática $M=0$;
- c) Que este lloviendo y además el interruptor en forma automática $M=0$ y abierto el establecimiento $E=1$.
- d) En todos los demás casos el toldo deberá de permanecer cerrado $T=0$.

También incluya una entrada adicional P (Interruptor Principal) de modo que si $P=0$ entonces el toldo no se abrirá bajo ninguna circunstancia y si $P=1$ entonces el sistema operará normalmente.

21.- En una industria automotriz se requiere diseñar un sistema electrónico digital para la seguridad de los operarios y el control de una prensa, que operará de la siguiente forma:

- 1.- Se pone en marcha mediante la actuación simultánea de 5 pulsadores (A, B, C, D, E).
- 2.- Si se pulsa solamente cuatro cualesquiera, la prensa funcionará, pero se activará una lámpara indicando una manipulación incorrecta.
- 3.- Cuando se pulse dos o tres pulsadores, también se encenderá la lámpara, pero no se activará la prensa.

22.- En una instalación se controla la Potencia (P), la temperatura (T), la intensidad eléctrica (I) consumida y el Factor de Potencia (F), de forma que debe activarse una alarma cuando al menos dos de estos parámetros sobrepase un valor límite detectado por un transductor con salida digital ("1" por encima de dicho valor y "0" por debajo). Se controla también la tensión que alimenta la instalación, de forma que la alarma también se active cuando ésta sea inferior a un valor mínimo.

Práctica 6 Diseño Combinacional

23.- El ayuntamiento municipal de una localidad pequeña está formado por un alcalde (A) con tres votos, un secretario (S) con otros dos votos y tres regidores (R1, R2, R3) con un voto cada uno, el total de votos es ocho. La propuesta es aceptada con un mínimo de 4 votos a favor (1), pero el voto en contra (0) simultáneo de los tres regidores supone un veto al acuerdo.

Diseñe un sistema electrónico digital que por medio de una salida F indique con un valor de uno si el acuerdo es aceptado y un cero cuando es rechazado.

24.- Circuito detector de números primos

Diseñe un sistema electrónico digital de 5 entradas en donde la salida debe de tomar el valor de uno lógico sólo cuando el valor binario de la combinación represente un número primo

25.- Una empresa pequeña tiene 10 acciones cotizando en la bolsa de valores, las cuales están distribuidas de la siguiente forma:

Accionista	No de Acciones
Sr. Álvarez:	3
Sr Buendía	3
Sr. Campos:	2
Sr. Diaz	1
Sr. Elizondo	1

Cada una de estas personas oprime un interruptor que genera un estado lógico alto cuando desea votar a favor de alguna decisión durante las reuniones del consejo de la empresa. Diseñar e implemente un sistema electrónico digital que mediante 4 Leds (Diodos emisores de luz) muestra el valor decimal representado en binario el número total de acciones que votan a favor de una decisión.

Diseñe e implemente un sistema electrónico digital con cinco variables de entrada que solo genera un 1 en la salida cuando solo tres variables de entrada son 0.