

# Práctica 7

## Decodificador de BCD a siete Segmentos

### (Proyecto Adicional 4)

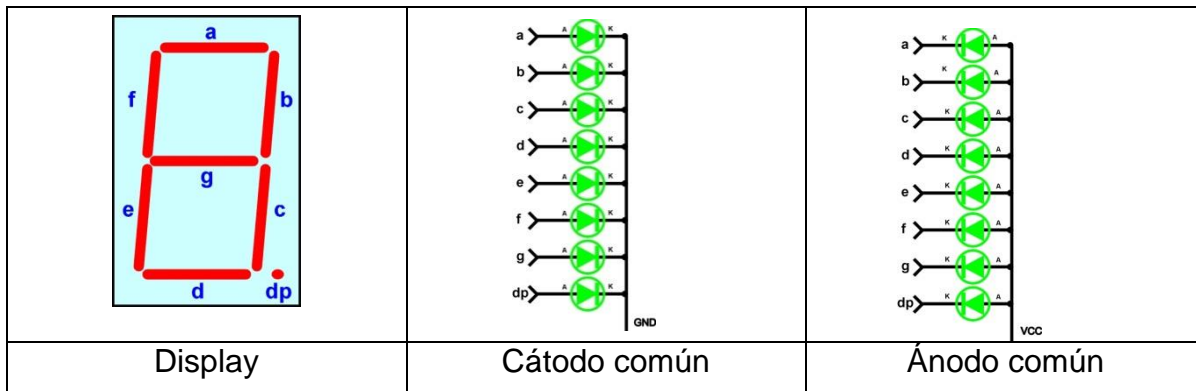
Construir un prototipo en una tablilla de conexiones un Sistema digital combinacional que funcione como decodificador de BCD a 7 Segmentos por medio de un Dispositivo Lógico Programable usando el comando `Trut_table` en el lenguaje ABEL\_HDL.

Definiciones: **Decodificador**. Proceso que permite pasar de un lenguaje codificado a otro legible directamente.

**BCD** Código decimal expresado en binario, cada dígito del decimal se representa por cuatro bits ejemplo el numero  $9\ 6\ 7\ 3_{(10)} = 1001\ 0110\ 0111\ 0011_{(BCD)}$ .

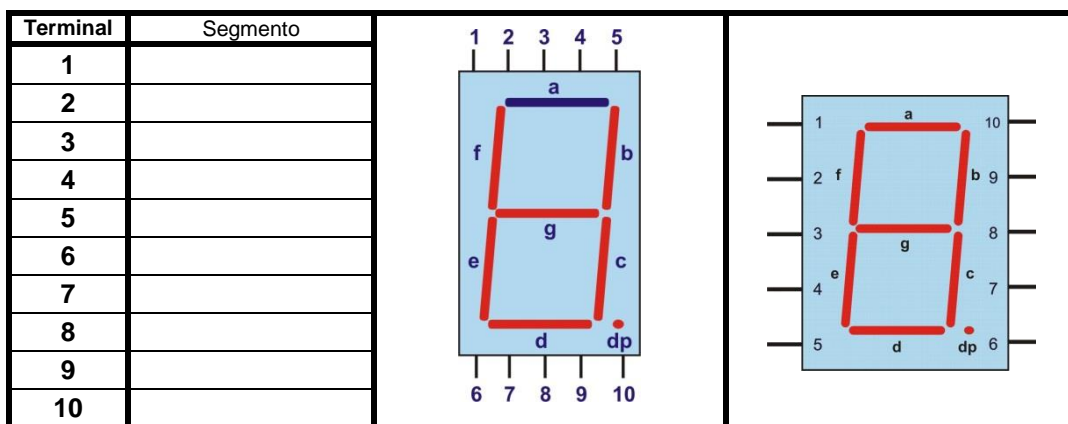
|        |             |             |             |             |
|--------|-------------|-------------|-------------|-------------|
| N(10)  | <b>9</b>    | <b>6</b>    | <b>7</b>    | <b>3</b>    |
| N(BCD) | <b>1001</b> | <b>0110</b> | <b>0111</b> | <b>0011</b> |

**7 Segmentos** se refiere a un DISPLAY (dispositivo para mostrar resultados) compuesto por LED's (Diodos emisores de luz) distribuidos de tal suerte que se puedan mostrar los dígitos del 0 al 9.



Procedimiento:

a) Identifique las terminales de su Display.

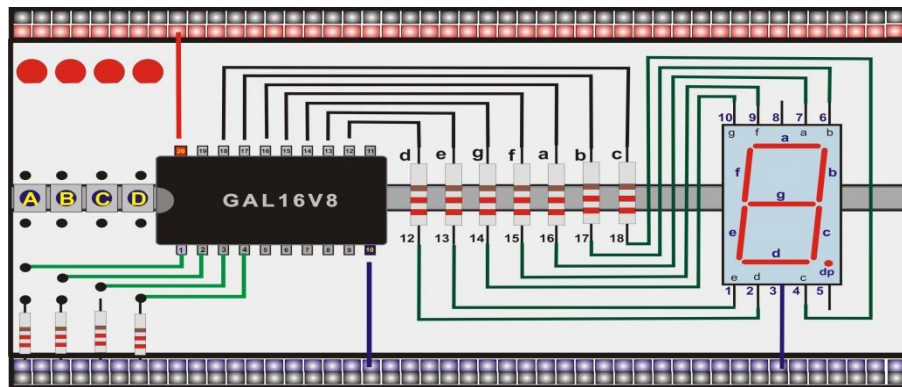


b) Asigne los valores mas convenientes de las combinaciones del 0 al 9 a las salidas (a a g) para mostrar en el Display el numero correspondiente en BCD, considerando si es anodo o catodo común.

- c) Incluir una entrada adicional al código BCD, por medio de un Push Boton llamada LT (Lamp Test) prueba de lapmapra, de modo al oprimirlo (LT=1) todos los segmentos dberán de encender incluyendo el punto decimal.

| m      | BCD |   |   |   |   | 7 Segmentos |   |   |   |   |   |   | DP | V <sub>(10)</sub> |
|--------|-----|---|---|---|---|-------------|---|---|---|---|---|---|----|-------------------|
|        | LT  | A | B | C | D | a           | b | c | d | e | f | g |    |                   |
| 0      | 0   | 0 | 0 | 0 | 0 |             |   |   |   |   |   |   |    |                   |
| 1      | 0   | 0 | 0 | 0 | 1 |             |   |   |   |   |   |   |    |                   |
| 2      | 0   | 0 | 0 | 1 | 0 |             |   |   |   |   |   |   |    |                   |
| 3      | 0   | 0 | 0 | 1 | 1 |             |   |   |   |   |   |   |    |                   |
| 4      | 0   | 0 | 1 | 0 | 0 |             |   |   |   |   |   |   |    |                   |
| 5      | 0   | 0 | 1 | 0 | 1 |             |   |   |   |   |   |   |    |                   |
| 6      | 0   | 0 | 1 | 1 | 0 |             |   |   |   |   |   |   |    |                   |
| 7      | 0   | 0 | 1 | 1 | 1 |             |   |   |   |   |   |   |    |                   |
| 8      | 0   | 1 | 0 | 0 | 0 |             |   |   |   |   |   |   |    |                   |
| 9      | 0   | 1 | 0 | 0 | 1 |             |   |   |   |   |   |   |    |                   |
| 10     | 0   | 1 | 0 | 1 | 0 |             |   |   |   |   |   |   |    |                   |
| 11     | 0   | 1 | 0 | 1 | 1 |             |   |   |   |   |   |   |    |                   |
| 12     | 0   | 1 | 1 | 0 | 0 |             |   |   |   |   |   |   |    |                   |
| 13     | 0   | 1 | 1 | 0 | 1 |             |   |   |   |   |   |   |    |                   |
| 14     | 0   | 1 | 1 | 1 | 0 |             |   |   |   |   |   |   |    |                   |
| 15     | 0   | 1 | 1 | 1 | 1 |             |   |   |   |   |   |   |    |                   |
| 16, 31 | 1   | X | X | X | X |             |   |   |   |   |   |   |    |                   |

- d) Para las combinaciones del 10 al 15 proponga una palabra de seis letras (una letra por cada combinación) y deberá de encender también el punto decimal (DP).
- e) Elabore el archivo ABEL-HDL considerando para su implementación la asignación de las terminales de salida más conveniente de modo que no existan cruces del cableado como se muestra en la figura.
- f) Implemente el decodificador usando un DLP como GAL16V8D., GAL20V10 o GAL22V12.
- g) Elabore el diagrama en Proteus y obtenga su simulación



Propuesta de orden de alambrado sin cruces en la tablilla de conexiones

h) Elabore el reporte

## **Reporte** (lista de Cotejo, Check List)

|    |   |
|----|---|
| 1  | <b>Portada.</b>   |
| 2  | <b>Enunciado del Problema (redacción)</b>   |
| 3  | <b>Diagrama de Bloques (entradas y salidas)</b>                                     |
| 4  | <b>Tabla de verdad</b>  |
| 5  | <b>Archivo del código en formato ABEL-HDL Module (incluyendo el Test_vectors)..</b> |
| 6  | <b>Ecuaciones mínimas del archivo reporte</b>                                       |
| 7  | <b>Distribución de terminales (Pin Out)</b>   |
| 8  | <b>Imagen de la simulación.</b>   |
| 9  | <b>Simulación en Proteus</b>  |
| 10 | <b>Foto del circuito implementado y comprobación de su funcionamiento</b>           |
| 11 | <b>Conclusiones</b>   |
| 12 | <b>Recomendaciones</b>  |
| 13 | <b>Referencias bibliográficas y hojas del fabricante</b>                            |

**Nota: agregar notas de pie a todas las figuras**

**Nota: este proyecto adicional es valido también como la práctica 7 de laboratorio**