

Práctica 3 **Captura Esquemática**

Objetivos particulares

Durante el desarrollo de esta práctica el alumno implementara físicamente los operadores lógicos **And, Or, Nand, Nor y Exor** de tres entradas en un solo Circuito Integrado (Chip), programando un Dispositivo Lógico Programable (PLD), con la ayuda la captura esquemática (Schematic) mediante un programa de aplicación y comprobando en un circuito sus tablas de verdad.

Elementos de competencia.

Identificar el Símbolo, Expresión Matemática y Tabla de Verdad de los Operadores lógicos And, Or, Nand, Nor, y Exor.

Instalar el programa ispLEVER Starter o el ispLEVER Clasic. Asi como obtenr su licencia de uso.

Crear un nuevo proyecto utilizando el programa de ispLEVER Starter o el ispLEVER Clasic.

Crear una nueva fuente (New Sorce) con los operadores **And, Or, Nand, Nor y Exor** de tres entradas, por medio de la captura esquemática (Schematic).

Obtener los archivos de reporte (RPT) y Programación (JED) del PLD.

Programar el PLD utilizando el archivo JEDEC generado anteriormente.

Efectuar las conexiones físicas necesarias para generar las señales de entrada y salida del PLD y comprobar físicamente las tablas de verdad de cada uno de los operadores.

Comunicar el procedimiento y los resultados obtenidos por medio de un reporte escrito.

Para el procedimiento de la práctica e instalación del software se recomienda ver los videos de la página <http://jagarza.fime.uanl.mx/Agosto2012/Videos.htm>

Material a utilizar

Tablilla de conexiones

Circuito Integrado PLD GAI16V8 o GAL22V10.

8 resistores de 330 Ω

Fuente de 5 V de corriente directa

1 Dip switch de 4 o 8 interruptores o 3 micro Push Boton NA

8 Leds

Fundamento Teórico

Por medio de la Captura Esquemática es posible fabricar en un circuito integrado a la medida, utilizando diagramas que representan a los diferentes componentes del circuito y solo se efectúan interconexiones entre ellos.

La gran ventaja de usar esta herramienta es el de hacer los diseños en la computadora, donde los errores son fácilmente detectables y corregibles, Todo lo anterior facilita el procedimiento sin tener que hacer varias fabricaciones del Circuito Integrado "CHIP" para verificar su funcionamiento, reduciendo así el ciclo de diseño y el tiempo de obtención de un producto.

La desventaja es en diseños grandes donde no es posible comprenderlos debido a que hay demasiados componentes e interconexiones.

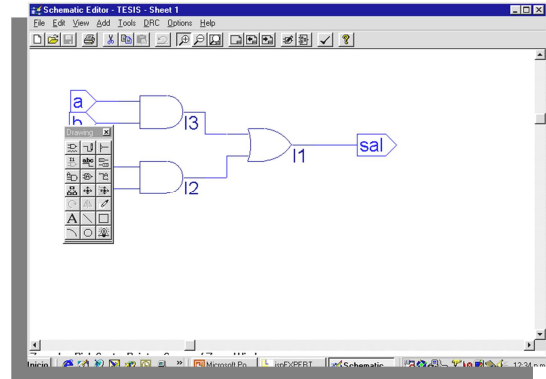
Los cuatro componentes básicos de la captura esquemática son los **Símbolos**, **Conectores**, **Etiquetas** y los **Puertos** de Entrada y/o Salida.

Símbolos son una representación gráfica de los componentes o operadores.

Conectores (alambre) para la interconexión entre las terminales de los símbolos, o Dispositivos de entrada/salida.

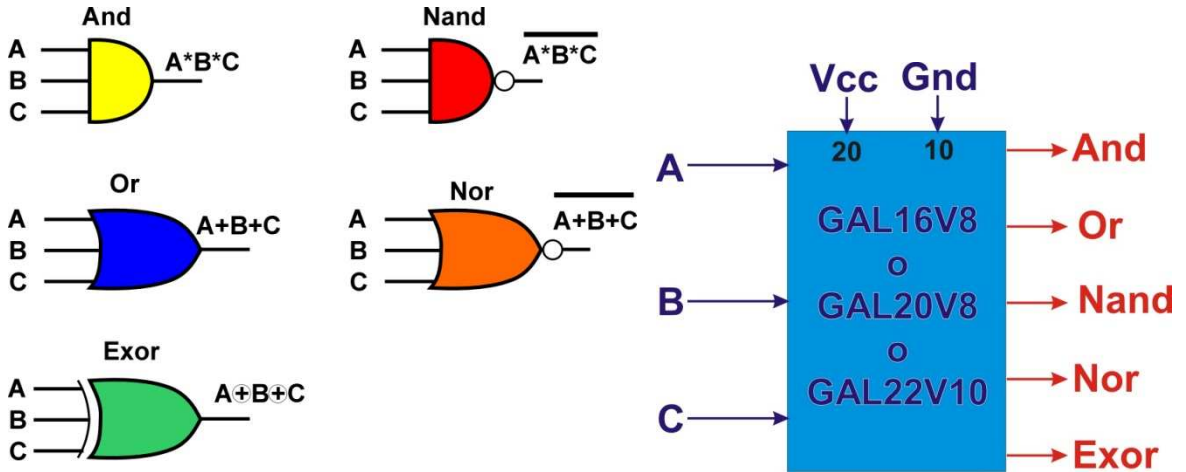
Etiquetas (Variables) los nombres para la identificación de las entradas o salidas.

Puertos de entrada/salida es la definición de la terminal utilizada como un Puerto de Entrada, Salida o Puerto Bidireccional.

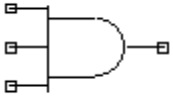
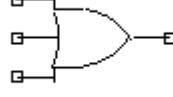
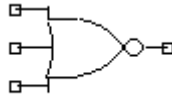
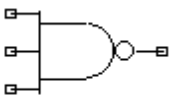
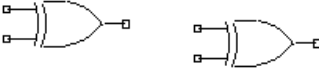


Actividad de aprendizaje.

Diseñar un circuito que incluya las compuertas básicas **And**, **Or**, **Exor**, **Nand**, y **Nor** de tres entradas llamadas **A**, **B** y **C**, implementados en un dispositivo programable GAL (Generic Logic Array), usando el programa de captura esquemática y el compilador Isp Expert System Starter Software y obtener físicamente la Tabla de Verdad de cada operador.

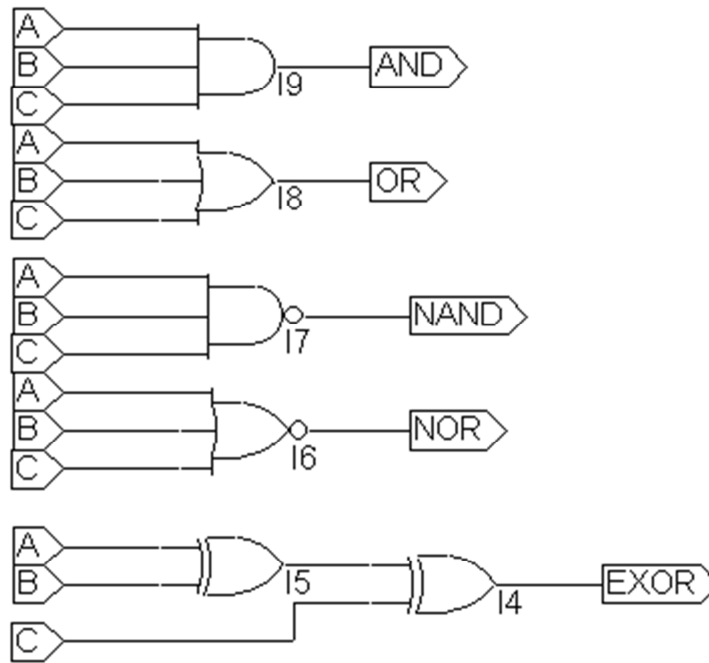


Los componentes solicitados se encuentran en la **biblioteca de símbolos GATES:LIB** y son:

<p><i>G_3AND</i></p> 	<p><i>G_3OR</i></p> 	<p>G_3NOR</p> 
<p>G_3NAND</p> 	<p>G_XOR</p> 	

Note que para el operador Exor (**G_XOR**) no se encuentran disponibles símbolos de tres entradas por lo cual se usarán dos símbolos de dos entradas.

Circuito Terminado.

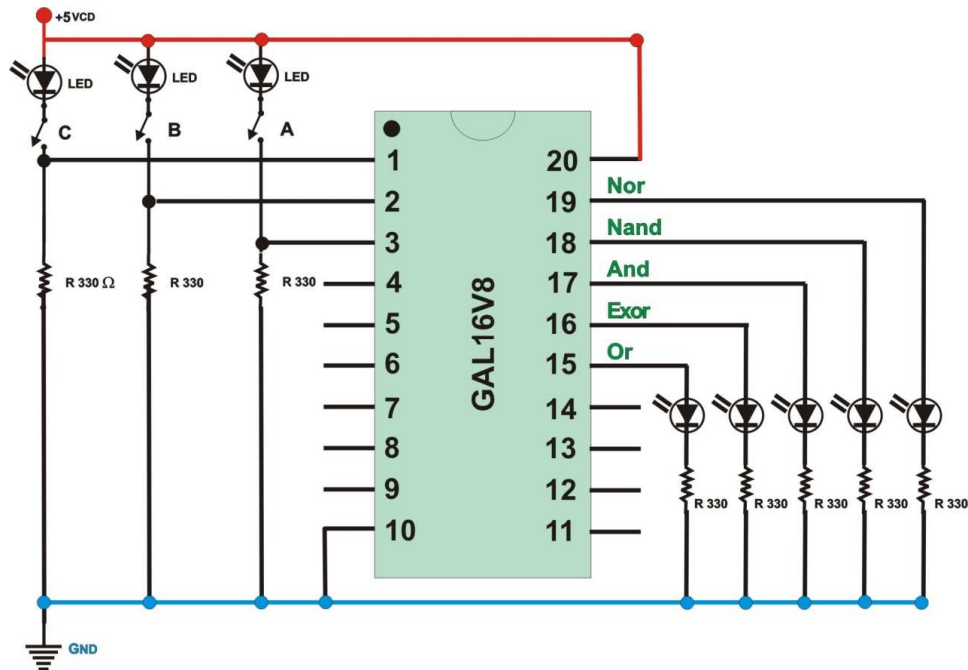


C	1	20	Vcc
B	2	19	!NOR
A	3	18	!NAND
	4	17	!AND
	5	16	!EXOR
	6	15	!OR
	7	14	
	8	13	!
	9	12	
GND	10	11	

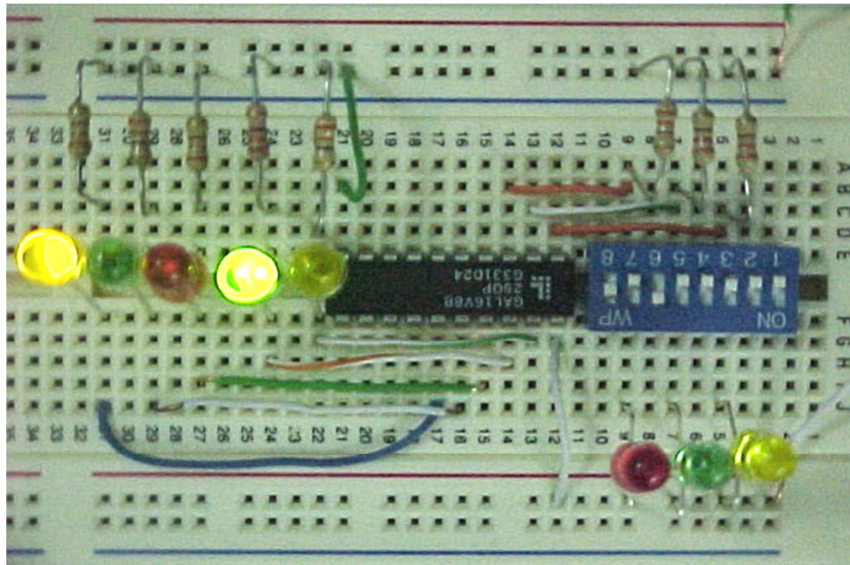
C	1	20	Vcc
B	2	19	!Nor
A	3	18	!Nand
	4	17	!And
	5	16	!Exor
	6	15	!Or
	7	14	
	8	13	
	9	12	
GND	10	11	

Nota: Si la distribución de terminales (PIN OUT) descrita en el archivo Chip Report aparece sin asignación (en blanco), es probable que el archivo de captura esquemática este grabado en un directorio diferente al esperado (C:/ISPTOOLS/ISPSYS/BIN).

Implemente el circuito en la tablilla de conexiones siguiendo el diagrama obtenido en el archivo reporte como lo indica la siguiente figura y obtenga a tabla de verdad:



Nota la distribución de terminales es asignada en forma aleatoria por el programa, puede ser que su resultado sea diferente distribución obtenida a lo presentado en este dibujo.



Obtenga para la Tabla de verdad los valores para cada una de las salidas.

m	A B C	And	Or	Exor	Nand	Nor
0	0 0 0					
1	0 0 1					
2	0 1 0					
3	0 1 1					
4	1 0 0					
5	1 0 1					
6	1 1 0					
7	1 1 1					

Recomendaciones:

1.- Tenga cuidado al insertar correctamente el circuito integrado en el programador el colocarlo en forma diferente a lo especificado puede dañar su dispositivo.

2.- Es recomendable que al programar primero seleccione el circuito, borre su contenido y posteriormente cargue el archivo JEDEC y por ultimo programe el dispositivo.

Cuestionario:

- ¿Cuál es el significado de la palabra GAL?
- ¿Cuántas Entradas máximo puede tener el de GAL22V10?
- ¿Cuántas Salidas máximo puede tener el de GAL22V10?
- ¿Cuál es el significado de JEDEC?
- ¿Calcule el número de circuitos integrados TTL que se requieren para implementar esta práctica?

