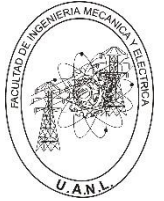


P6 – 2023

Universidad Autónoma de Nuevo León  
Facultad de Ingeniería Mecánica y Eléctrica  
Coordinación General de Ingeniería Electrónica



Laboratorio de Electrónica Digital I  
Sesión 6

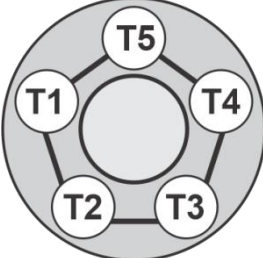
## Diseño de sistemas combinacionales

**Propósito:** Comprensión, análisis y aplicación del método de Diseño de sistemas combinacionales, mediante el diseño, la simulación y construcción de un prototipo

**Método del diseño combinacional con HDL (Flujo de diseño)**

1.- Especificar el sistema.	
2.-Determinar entradas y salidas (Diagrama de Bloques).	
3.- Trasladar el comportamiento a una tabla de verdad. Representar la ecuación en sus formas canónicas SOP $\Sigma$ y POS $\Pi$	Código ABEL-HDL
4.- Ecuaciones Mínimas	
5.-Simulación.	
6.- Construcción del prototipo	

**Especificar el sistema Problema propuesto:**

<p>Un sistema de suministro de sustancias para la producción de productos químicos consta de 5 tanques, <b>T5, T4, T3, T2, T1</b>, distribuidos como lo muestra la figura.</p> <p>Cada uno de los tanques contiene un sistema de detección de nivel que consta de dos sensores, cuya salida con valor igual a 1 indica que están igual al nivel superior o por encima (lleno) y el valor de 0 cuando el nivel está por debajo del nivel inferior (vacío).</p>	
<p>Diseñe, efectúe la simulación y construya un prototipo de un sistema digital binario, que contenga una salida <b>S</b>, que tome el valor de <b>cero</b>, en los siguientes casos cuando:</p> <ol style="list-style-type: none"> <li>Estén llenos solo <b>T3</b> y <b>T2</b>.</li> <li>Estén llenos solo <b>T4</b> y <b>T2</b>.</li> <li>Estén llenos solo <b>T4</b> y <b>T3</b>.</li> </ol> <p>Solo tres tanques estén llenos y éstos sean <i>no todos contiguos</i>, exceptuando el caso en donde están llenos solo los tanques <b>T5, T3</b> y <b>T1</b>.</p>	

Determinar entradas y salidas (Dibujo del Diagrama de Bloques).



Trasladar el comportamiento del sistema a una Tabla de verdad

m	TP	T4	T3	T2	T1	$\Sigma$	S
0	0	0	0	0	0		
1	0	0	0	0	1		
2	0	0	0	1	0		
3	0	0	0	1	1		
4	0	0	1	0	0		
5	0	0	1	0	1		
6	0	0	1	1	0		
7	0	0	1	1	1		
8	0	1	0	0	0		
9	0	1	0	0	1		
10	0	1	0	1	0		
11	0	1	0	1	1		
12	0	1	1	0	0		
13	0	1	1	0	1		
14	0	1	1	1	0		
15	0	1	1	1	1		
16	1	0	0	0	0		
17	1	0	0	0	1		
18	1	0	0	1	0		
19	1	0	0	1	1		
20	1	0	1	0	0		
21	1	0	1	0	1		
22	1	0	1	1	0		
23	1	0	1	1	1		
24	1	1	0	0	0		
25	1	1	0	0	1		
26	1	1	0	1	0		
27	1	1	0	1	1		
28	1	1	1	0	0		
29	1	1	1	0	1		
30	1	1	1	1	0		
31	1	1	1	1	1		

### Formas canónicas

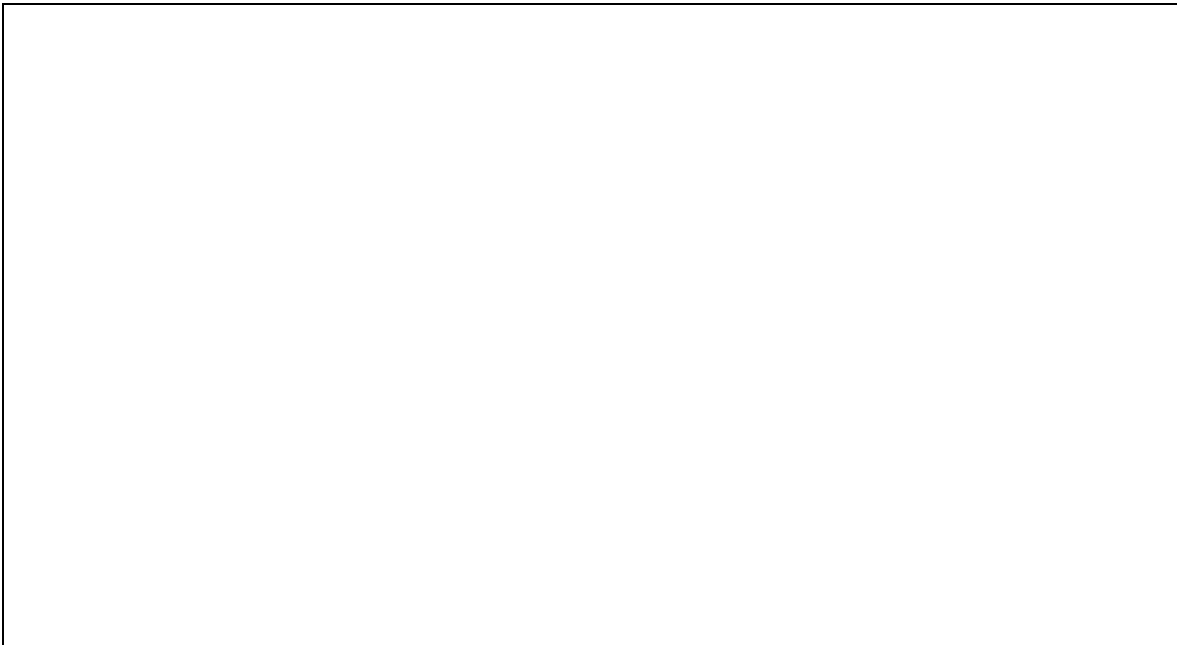
		No de Combinaciones		
$F_{(T_P, T_4, T_3, T_2, T_1)} =$	$\Sigma$		<b>SOP</b>	<b>1</b>
$F_{(T_P, T_4, T_3, T_2, T_1)} =$	$\Pi$		<b>POS</b>	<b>0</b>

**Nota:** En la forma Canónica  $\Sigma$  se indica el número de combinaciones de la tabla de verdad cuyas salidas igual a uno.  
 En la forma Canónica  $\Pi$  se indica el número de combinaciones de la tabla de verdad cuyas salidas igual a cero.

### Ecuaciones Mínimas usando LogicAid

		Ecuaciones	Inputs	Gates	
$F_{(T_P, T_4, T_3, T_2, T_1)} =$					<b>SOP</b>
$F_{(T_P, T_4, T_3, T_2, T_1)} =$					<b>POS</b>

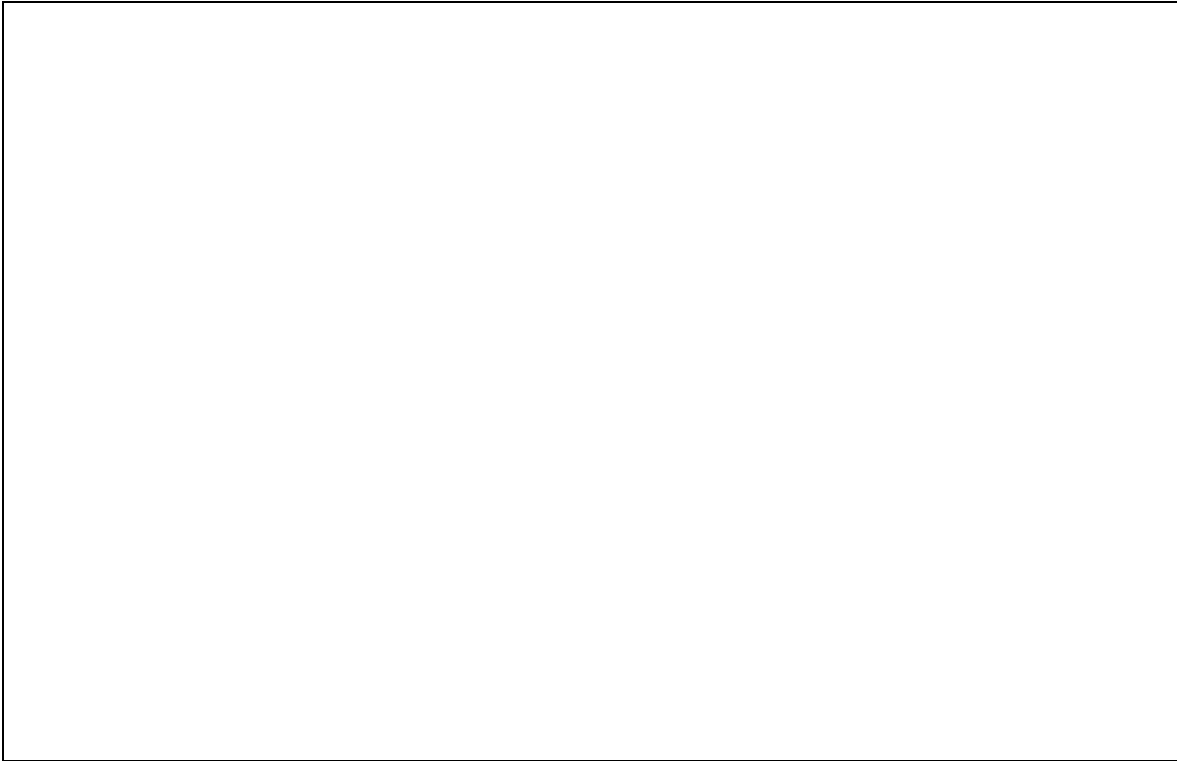
**Código ABEL-HDL Ecuaciones Mínimas o Tabla de verdad, incluyendo Test\_vectors**



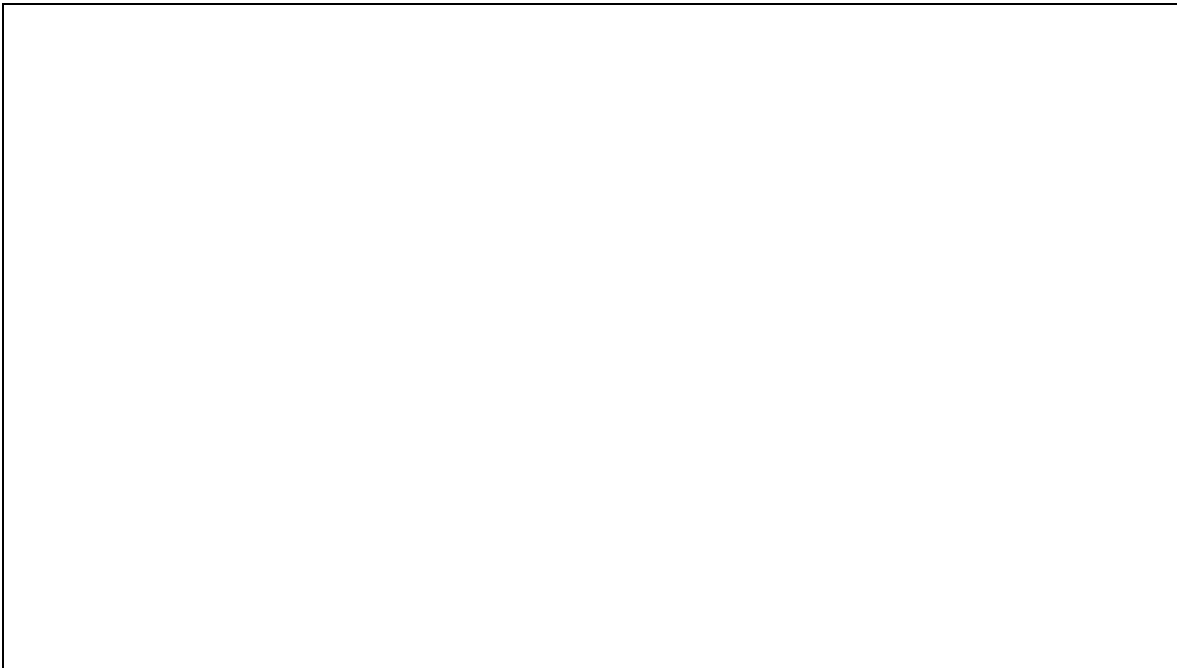
**Imagen de la simulación Test\_vectors**



**La ecuación mínima del archivo reporte (RPT).**



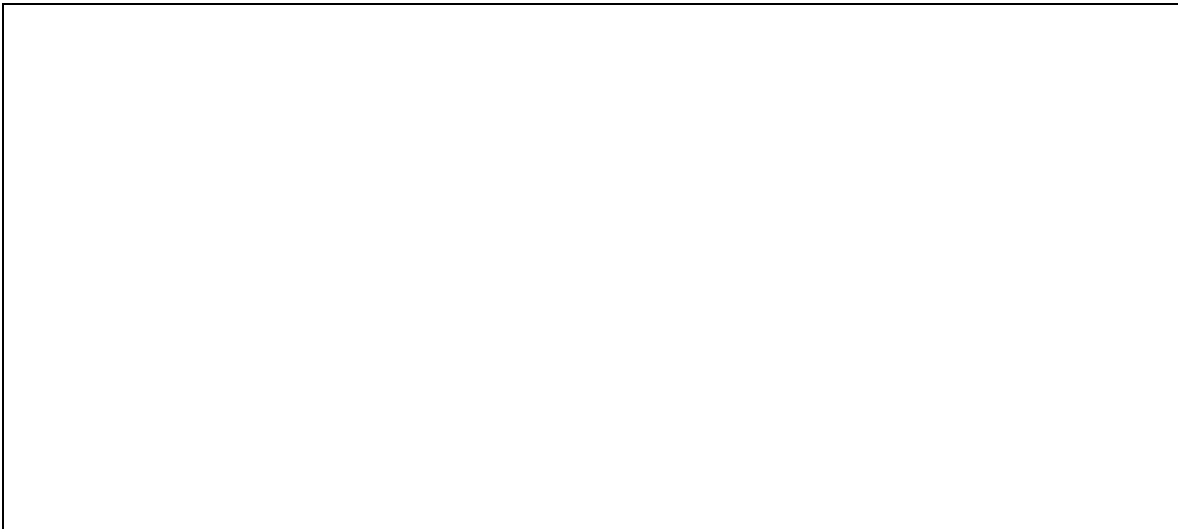
**Distribución de terminales PIN OUT**



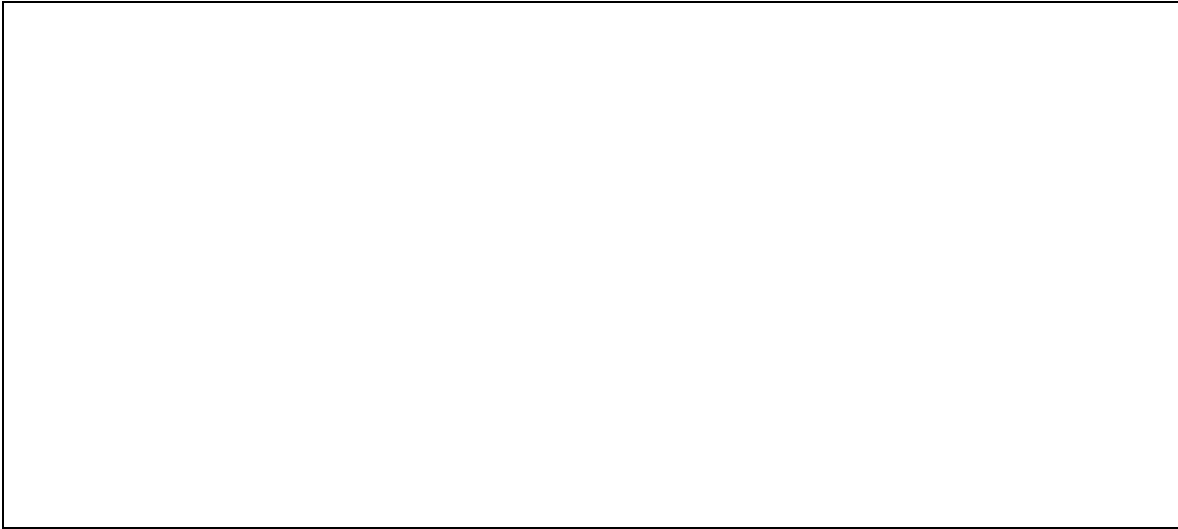
**Imagen del diagrama esquemático en PROTEUS**



**Foto del prototipo armado**



## Conclusión y recomendaciones



Para la realización de este proyecto formativo se te recomienda consultar los videos siguientes

DC1	<a href="https://www.youtube.com/watch?v=HgHd7P8XYRs&amp;t=205s">https://www.youtube.com/watch?v=HgHd7P8XYRs&amp;t=205s</a>	
2	<a href="https://www.youtube.com/watch?v=kISqs3H4ADA&amp;t=17s">https://www.youtube.com/watch?v=kISqs3H4ADA&amp;t=17s</a>	
DC3	<a href="https://www.youtube.com/watch?v=ym4stKMx_5Y&amp;t=6s">https://www.youtube.com/watch?v=ym4stKMx_5Y&amp;t=6s</a>	

### Reporte sesión 6 (lista de Cotejo, Check List)

1	Portada con datos completos.
2	Redacción del problema propuesto
3	Diagrama de Bloques
4	Tabla de verdad
5	Las ecuaciones SOP y POS en la forma Canónica
6	Ecuaciones mínimas indicando el número de entradas y el numero de compuertas
7	El código ABEL-HDL Truth_Table o Ecuaciones incluyendo el test_vectors en el mismo código.
8	Imagen de la simulación (Test Vectors).
9	Las ecuaciones mínimas del archivo reporte (RPT).
10	La distribución de terminales (Pin Out) del archivo reporte (RPT).
11	Imagen del circuito en PROTEUS (usando como entradas y salidas botones, resistencias y Led's)
12	Foto del prototipo
13	Conclusiones
14	Recomendaciones

**Subir los archivos entregables a Google Classroom, antes de la fecha solicitada**

<b>Archivos entregables en Zip o RAR</b>	<b>PDF</b>	<b>ABL</b>	<b>JED</b>	<b>Animación</b>	<b>PROTEUS</b>	<b>LogicAid</b>
--	------------	------------	------------	------------------	----------------	-----------------

Una vez cumplido lo anterior es necesario agendar y efectuar la entrevista presencial para presentar el prototipo funcionando correctamente, así como explicar los procedimientos y resultados obtenidos en forma oral y escrita.

**“Una mente adaptativa tiene una mejor capacidad de aprendizaje”.**

***Pearl Zhu***