

Actividad Fundamental 4, M1 Sistemas Digitales

Hora	NL	Matricula	Nombre	Tipo	
M1	12	1904454	Regina Mariel Hernández Espinosa	SP	12

Aula Invertida (Flipped Classroom):

Es un enfoque diferente de enseñanza, en donde el estudiante antes de la sesión de clase incorpora información (Teoría y aplicación del método) y con ello efectúa los procedimientos iniciales solicitados en la actividad y posteriormente dentro del aula en la sesión de clase (presencial o virtual) concluye su desarrollo asesorado por él profesor.

Propósito: aprendizaje de la aplicación del método para el Diseño de sistemas secuenciales síncronos.

Es una actividad individual y es necesario efectuar los siguientes pasos:

1.- Descargue y consulte los videos ubicados en:

Plataforma	parte	Liga
Ms Stream	1	https://web.microsoftstream.com/video/ba08887f-fe3f-417f-a668-66304c8a0606
	2	https://web.microsoftstream.com/video/ea1c38c5-4b46-4efc-84c1-b9962efc7ec1
	3	https://web.microsoftstream.com/video/f5dc1769-141d-4b6b-9211-45d5226d5126

2.- Usando los tres videos como guía de aplicación del método de diseño de sistemas secuenciales síncronos, y partiendo del problema asignado en este documento descrito en la siguiente página, fuera del aula desarrolle lo siguiente:

- Especificar el sistema (Diagrama de transición).
- Determinar la cantidad de Flip Flops, dependiendo del número de Estados.
- Diagrama de Bloque (Entradas y Salidas).
- Asignar valores a los estados (identificación de cada uno de los estados).
- Construir la tabla de estado siguiente. (lista de cotejo).
- Desarrollar el código en formato ABEL-HDL.
- Efectuar la simulación en Proteus y comprobar el correcto funcionamiento.
- El Layout del circuito impreso opcional.

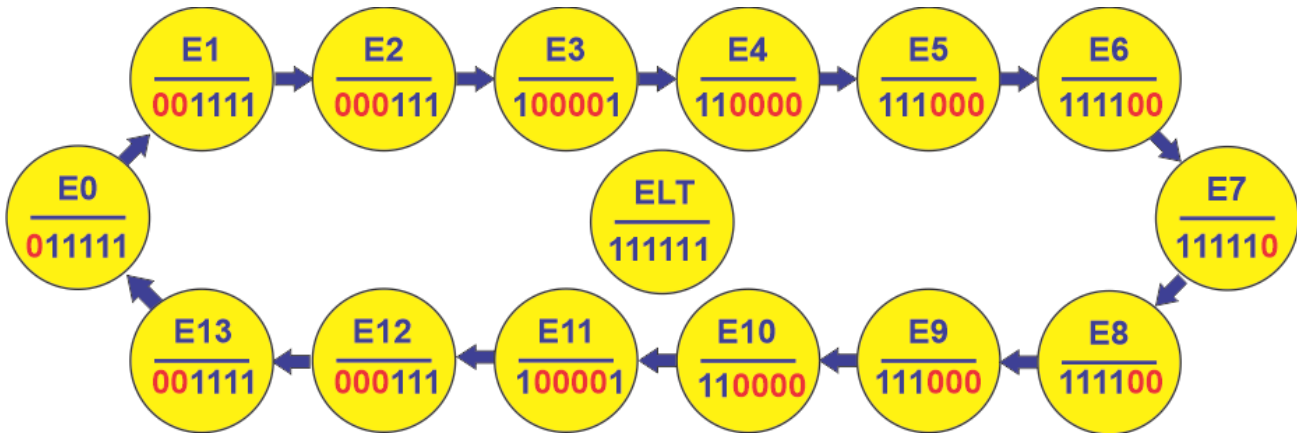
3.- Dentro de las sesiones de clase ya sea presencial o virtual MS_TEAMS, se brindará asesoría del profesor:

4.- Entregar las evidencias (archivos entregables) por medio de la plataforma Google Classroom, a más tardar el día señalado en tu hoja de firmas.

5.- Mostrar el circuito implementado funcionando correctamente.

Actividad Fundamental 4, M1 Sistemas Digitales

Auto increíble



Diseñe y efectúe la simulación del sistema secuencial síncrono y cíclico, descrito en el diagrama de transición de la figura anterior, incluya las cuatro entradas siguientes:

- S/B** (sube/baja) de modo que si toma el valor de uno ($S/B=1$) la secuencia será en forma ascendente de E0 a E11 y si $S/B=0$ la secuencia será en forma descendente, el sistema podrá en cualquiera de los estados cambiar de dirección dependiendo del valor de S/B.
- P** (paro) de modo que al oprimirlo ($P=1$) el sistema debe de permanecer en el mismo estado y al soltarlo continuar con la secuencia seleccionada partiendo del estado actual y en dirección según el valor de valor de S/B.
- Rst** (Restablecer) de modo que, al oprimirlo, siempre y cuando no está oprimido LT deberá de regresar al E0 sin necesidad de esperar la señal de Clk.
- LT** (Lamp Test) de modo que al oprimirlo sin importar la condición actual deberán de encender todas las lámparas al llegar la señal de Clk, y al soltarlo regresar al E0. (para tal efecto se recomienda utilizar la instrucción **Synchronous Preset, .SP**).

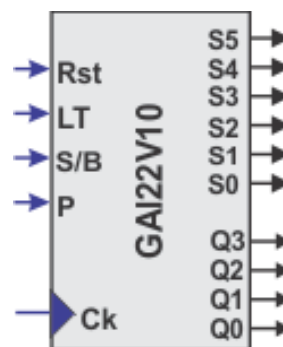


Diagrama de Bloques

Actividad Fundamental 4, M1 Sistemas Digitales

Reporte (lista de Cotejo, Check List)

1	Portada.
2	Enunciado del Problema (redacción)
3	Diagrama de Transición
4	Tabla de estado siguiente
5	Diagrama de Bloques (entradas y salidas)
6	Código ABEL-HDL Module.
7	Distribución de terminales (Pin Out)
8	Diagrama lógico y Simulación en PROTEUS
9	Foto del circuito implementado físicamente
10	Imagen del Layout del circuito impreso (opcional)
11	Conclusiones (recuerde que un trabajo sin conclusiones carece de valor)
12	Recomendaciones
13	Referencias bibliográficas

Nota: agregar notas de pie a todas las figuras

Presentación con las siguientes diapositivas como guía de la entrevista:	
1	Portada.
2	Redacción del problema.
3	Diagrama de transición
4	Tabla de Estado siguiente.
5	Código ABEL-HDL
6	Imagen de la distribución de terminales (pin out).
7	Diagrama lógico en PROTEUS
8	Simulación de Proteus en un Gif animado.
9	Imagen del Layout del circuito impreso (opcional)
10	Foto del circuito implementado físicamente
11	Conclusiones
12	Recomendaciones

Archivos Entregables en Google Classroom

Reporte	Presentación	Isp Lever Classic		Animación	PROTEUS
PDF	PPT	ABL	JED	GIF	PSDPRJ

Una vez cumplido con lo anterior Agendar entrevista para la revisión del prototipo.

Consultar fecha límite en [Google Classroom](#)



Dr. Arnulfo Treviño Cubero
Director F.I.M.E



Dr. Santos Guzmán Lopez
Rector U.A. N.L.