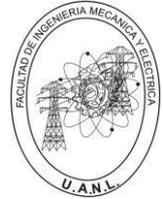
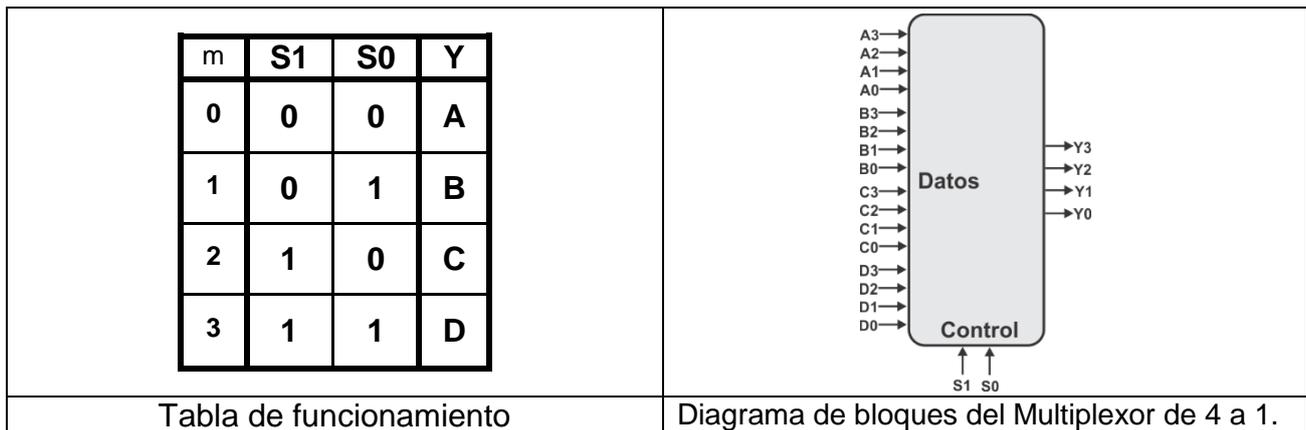




Universidad Autónoma de Nuevo León
Facultad de Ingeniería Mecánica y Eléctrica
Electrónica Digital I
Proyecto formativo 7



Diseñar y efectuar la simulación un prototipo de un selector de datos (Multiplexor) de 4 a 1 líneas, los cuatro datos de entrada A, B C y D, deberán de ser de cuatro bits **A** (A3, A2, A1, A0), **B** (B3, B2, B1, B0), **C** (C3, C2, C1, C0) y **D** (D3, D2, D1, D0), que por medio de las entradas de selección S1 y S0, defina cuál de las cuatro entradas se mostrará en la salida **Y** (Y3, Y2, Y1, Y0) como se muestra en la figura.

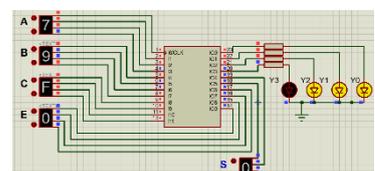


En el diseño se utilizará el Lenguaje de Descripción de Hardware **ABEL-HDL**, aprovechando los comandos **When**, **Then** (descripción del problema), además el uso del **SET** con el que podemos representar con una sola variable un conjunto de valores, ejemplo como entradas de datos, $A=[A3,A2,A1,A0]$, $B=[B3,B2,B1,B0]$, $C=[C3,C2,C1,C0]$, $D=[D3,D2,D1,D0]$; como entradas de control, $S=[S1,S0]$, y como salida $Y=[Y3,Y2,Y1,Y0]$.

En la simulación se utilizará un Dispositivo Lógico Programable (PLD) en PROTEUS.

Propósitos:

1. Utilizar las ventajas de la programación en código ABEL-HDL en el diseño de sistemas combinatoriales, ya que en el diseño tradicional con 15 entradas se requiere para representar el comportamiento, una tabla de verdad con **32,768** posibles combinaciones (2^{15}) y por medio del HDL se puede expresar en pocas líneas de código.
2. Simplificar la simulación (test_vectors) con el uso del Dont Care (.x.) en la representación de la tabla de verdad.
- 3.- Efectuar la simulación para comprobar el correcto funcionamiento en PROTEUS, es necesario usar como dispositivos de entrada THUMBSWITCH-HEX y leds de salida como se muestra en la figura.



- 4.- Elaborar el reporte cumpliendo con los requisitos solicitados (ver lista de cotejo).
Para ser tomado en cuenta como proyecto adicional, se deberá de subir los archivos a Google Classroom, incluyendo el reporte a más tardar la fecha pactada, antes de las 16:00 horas, no se aceptará después de esta fecha.
Para ser tomado en cuenta como proyecto adicional, se deberá de subir los archivos a Google Classroom incluyendo el reporte a más tardar la fecha pactada, antes de las 16:00 horas, no se aceptará después de esta fecha.

Se recomienda consultar la presentación o el video DC2 de la página WEB <http://jagarza.fime.uanl.mx/>, así como los requisitos del reporte.

Reporte, (lista de Cotejo, Check List)

1	Portada.
2	Redacción del problema
3	Diagrama de Bloques (Entradas y Salidas)
4	Tabla de funcionamiento
5	Código Abel _ HDL
6	Imagen de la Simulación Test_Vectors
7	Simulación, PROTEUS
8	Ecuaciones mínimas del archivo reporte
9	Distribución de terminales (Pin Out)
10	Conclusiones
11	Recomendaciones

En este proyecto no es necesario agendar cita para la revisión

archivos entregables a Google Classroom,

Archivos entregables en Zip o RAR nombre, hora y numero de lista	DOC	ABL	JED	PROTEUS
---	-----	-----	-----	---------

Para elaborar la animación se recomienda la aplicación: Screen To GIF

Diseño en Ingeniería

Es la creación y desarrollo de un producto económicamente viable, proceso o sistema para satisfacer una necesidad específica.

Se trata de la aplicación de métodos y técnicas con desafíos intelectuales, en donde se utilizan para integrar a los recursos de ingeniería, conocimientos y habilidades para la solución de problemas reales.

Andrew McLaren, Approaches to the Teaching of Design, Engineering Subject Centre, The Higher Education Academy, University of Sheffield UK, 2008, ISBN 978-1-904804-802



Dr. Arnulfo Treviño Cubero
Director de la F.I.M.E

“Todo fracaso es la falta de adaptación,
todo éxito es una adaptación exitosa”.

Max McKeown.



Dr. Santos Guzmán Lopez
Rector U.A.N.L