

Actividad Fundamental 4

Hora	PE	NL	Matricula	Nombre	Tipo

El Aula Invertida (Flipped Classroom) es un enfoque de enseñanza innovador en el que los estudiantes adquieren conocimientos a través de la consulta de videos proporcionados (que incluyen el lenguaje, la teoría y la aplicación del método) antes de la sesión presencial. De este modo, los alumnos pueden realizar los procedimientos iniciales requeridos en la actividad y, posteriormente, en la clase, completar su desarrollo con la asesoría del profesor.

Propósito: aprendizaje de la aplicación del método para el Diseño de Sistemas Secuenciales Síncronos (Flujo de diseño).

Esta es una actividad individual y es necesario efectuar los siguientes pasos:

1.- Descargue y consulte los tres videos ubicados en la plataforma SharePoint:

[AF4 m1 P1.mp4](#) | [AF4 M1 P2.mp4](#) | [AF4 M1 P3.mp4](#)

2.- Utilizando los tres videos como guía para aplicar el método de diseño de sistemas secuenciales síncronos y basándose en el problema asignado descrito en este documento en la página siguiente, realice lo siguiente fuera del aula:

a) Describa el funcionamiento esperado del sistema por medio de un diagrama de transición de estados que muestre la relación entre los estados y las transiciones del sistema. Este diagrama deberá representar todas las posibles secuencias de eventos que podrían ocurrir en el sistema, desde el estado inicial hasta los estados finales, para lograr el funcionamiento esperado

b) Determine la cantidad mínima de Flip-Flops necesarios, en función del número de estados.

c) Elabore un diagrama de bloques que muestre las entradas y salidas del sistema.

d) Asigne valores binarios únicos a cada uno de los estados con el propósito de identificarlos de manera clara y precisa. Es importante que cada valor asignado sea único y no se repita en otros estados para evitar confusiones al momento de analizar y diseñar el sistema.

e) Describir el comportamiento del sistema secuencial, utilizando una Tabla de Transición de Estados o llamada también tabla de estado siguiente que sirva como lista de verificación y que permita asegurar que todas las posibles transiciones del sistema sean tomadas en cuenta.

En la tabla, se deben listar todos los estados posibles del sistema y las transiciones entre ellos, junto con las condiciones de entrada y las acciones de salida correspondientes a cada transición. De esta manera, se puede verificar que el sistema funciona correctamente y que no se han omitido ninguna de las posibles combinaciones de entrada y transiciones.

f).- Con base en lo anterior, se debe desarrollar el código en formato ABEL-HDL que describa el funcionamiento esperado del sistema secuencial. El código debe reflejar la tabla de estado siguiente previamente elaborada y debe incluir todas las transiciones y las condiciones de entrada y salida correspondientes. Asimismo, el código debe ser claro y legible para facilitar su comprensión y permitir futuras modificaciones o mejoras.

g).- Para comprobar el correcto funcionamiento del sistema, es necesario utilizar la simulación en Proteus y verificar cada una de las transiciones posibles. Se debe cargar JEDEC (JED) desarrollado previamente y simular el comportamiento del sistema con diferentes combinaciones de entrada.

Durante la simulación, se deben revisar cuidadosamente todas las transiciones posibles para asegurarse de que el sistema funciona correctamente y se cumplen todas las condiciones establecidas.

En caso de encontrar algún error, se debe identificar y corregir antes de continuar con la construcción del prototipo.

h).- Elaborar El Layout del circuito impreso del proyecto (Opcional).

3.- Durante las sesiones de clase, el profesor brindará asesoría para cualquier consulta relacionada con el proyecto.

4.- Los entregables del proyecto, incluyendo los archivos y evidencias, deberán ser subidos a la plataforma de Google Classroom antes de la fecha límite establecida en la hoja de firmas.

5.- Se deberá presentar una entrevista dentro de las fechas acordadas para demostrar el correcto funcionamiento del circuito implementado, así como para explicar los procedimientos y resultados obtenidos tanto de forma oral como escrita.

Actividad Fundamental 4

Diseñe, efectúe la simulación y construya el prototipo del sistema secuencial síncrono y cíclico, descrito en el Diagrama de Transición de Estados de la figura abajo mostrada:

Al final del documento se muestran los diferentes diagramas de transición que son asignados a los estudiantes.

Diagrama de Transición de Estados

Caso 1 RST asíncrono.

Incluya en la operación del sistema secuencial las cinco entradas siguientes:

1. **Clk** (reloj) señal de sincronía con la que se determina el cambio de estado.
2. **SB** (sube/baja) de modo que si toma el valor de uno ($SB=0$) la secuencia será en forma ascendente de E_0 a E_{13} y si $SB=1$ la secuencia será en forma descendente, el sistema podrá en cualquiera de los estados cambiar de dirección dependiendo del valor de SB .
3. **P** (paro) de modo que al oprimirlo ($P=1$) sin importar el valor de SB el sistema debe de permanecer en el mismo estado y al soltarlo continuar con la secuencia seleccionada partiendo del estado actual y en dirección según el valor de SB .
4. **LT** (Lamp Test) de modo que al oprimirlo si no está oprimido Rst deberán de encender todas las lámparas **ELT** al llegar la señal de Clk , y al soltarlo regresar al E_0 .
5. **Rst** (Restablecer) de modo que al oprimirlo sin importar la condición actual deberá de regresar al E_0 sin necesidad de esperar la señal de Clk , para tal efecto se recomienda utilizar la instrucción **Asynchronous Reset, AR** y asignar al $E_0=[0,0,0,0]$; el valor de cero a todas las salidas registradas $E_0=[Q_3, Q_2, Q_1, Q_0]$.

Actividad Fundamental 4

Caso 2 Preset Síncrono

Incluya en la operación del sistema secuencial las cinco entradas siguientes:

1. **Ck** (reloj) señal de sincronía con la que se determina el cambio de estado.
2. **SB** (sube/baja) de modo que si toma el valor de uno ($SB=0$) la secuencia será en forma ascendente de E0 a E13 y si $SB=1$ la secuencia será en forma descendente, el sistema podrá en cualquiera de los estados cambiar de dirección dependiendo del valor de SB.
3. **P** (paro) de modo que al oprimirlo ($P=1$) sin importar el valor de SB el sistema debe de permanecer en el mismo estado y al soltarlo continuar con la secuencia seleccionada partiendo del estado actual y en dirección según el valor de valor de SB.
4. **Rst** (Restablecer) de modo que, al oprimirlo, siempre y cuando no está oprimido LT al llegar el pulso de Ck deberá de regresar al E0 y al soltarlo continuar con la secuencia correspondiente.
5. **LT** (Lamp Test) de modo que al oprimirlo sin importar la condición actual deberán al llegar la señal de Ck de encender todas las lámparas, y al soltarlo regresar al E0. para tal efecto se recomienda utilizar la instrucción **Synchronous Preset, .SP** y asignar al **ELT=[1,1,1,1]**; el valor de cero a todas las salidas registradas $E0=[Q3,Q2,Q1,Q0]$.

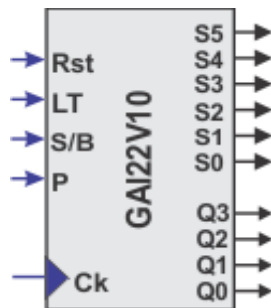


Diagrama de Bloques

Actividad Fundamental 4

Reporte (lista de Cotejo, Check List)

1	Portada.
2	Enunciado del Problema (redacción)
3	Diagrama de Transición de Estados
4	Tabla de Transición de Estados
5	Diagrama de Bloques (entradas y salidas)
6	Código ABEL-HDL Module.
7	Distribución de terminales (Pin Out)
8	Diagrama lógico y Simulación en PROTEUS
9	Foto del circuito implementado físicamente
10	Imagen del Layout del circuito impreso (opcional)
11	Conclusiones (recuerde que un trabajo sin conclusiones carece de valor)
12	Recomendaciones
13	Referencias bibliográficas

Nota: agregar notas de pie a todas las figuras

Presentación con las siguientes diapositivas como guía de la entrevista:	
1	Portada.
2	Redacción del problema.
3	Diagrama de transición
4	Tabla de Estado siguiente.
5	Código ABEL-HDL
6	Imagen de la distribución de terminales (pin out).
7	Diagrama lógico en PROTEUS
8	Simulación de Proteus en un Gif animado.
9	Imagen del Layout del circuito impreso (opcional)
10	Foto del circuito implementado físicamente
11	Conclusiones
12	Recomendaciones

Archivos Entregables en Google Classroom

Reporte	Presentación	Isp Lever Classic		Animación	PROTEUS
PDF	PPT	ABL	JED	GIF	PSDPRJ

Una vez cumplido con lo anterior Agendar entrevista para la revisión del prototipo.

Consultar fecha límite en Google Classroom



Dr. Arnulfo Treviño Cubero
Director F.I.M.E

*“Si bien las calificaciones quedan en la escuela,
los aprendizajes y competencias adquiridas
perduran a lo largo de toda la vida”*

Juan Angel Garza Garza



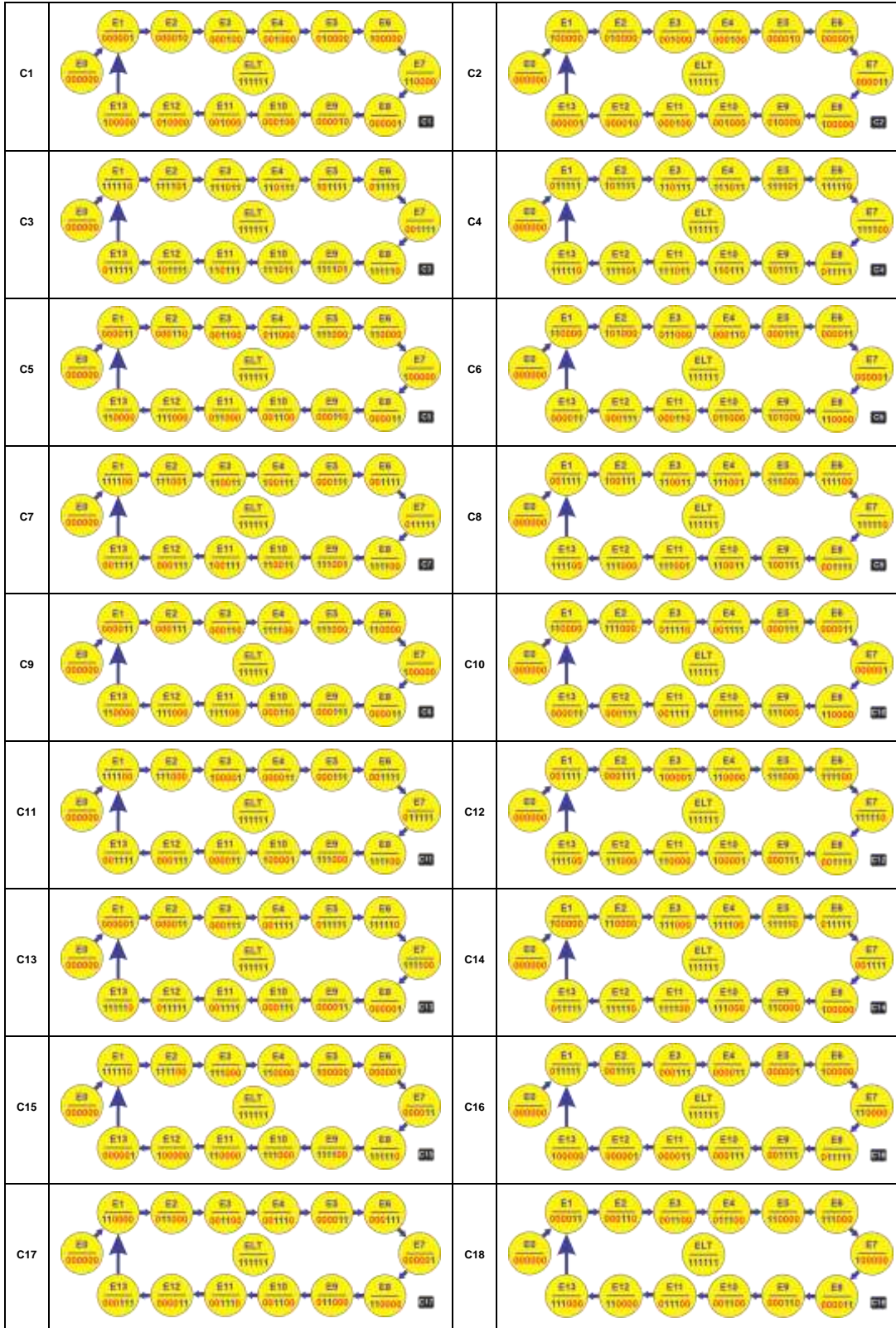
Dr. Santos Guzmán Lopez
Rector U.A. N.L.



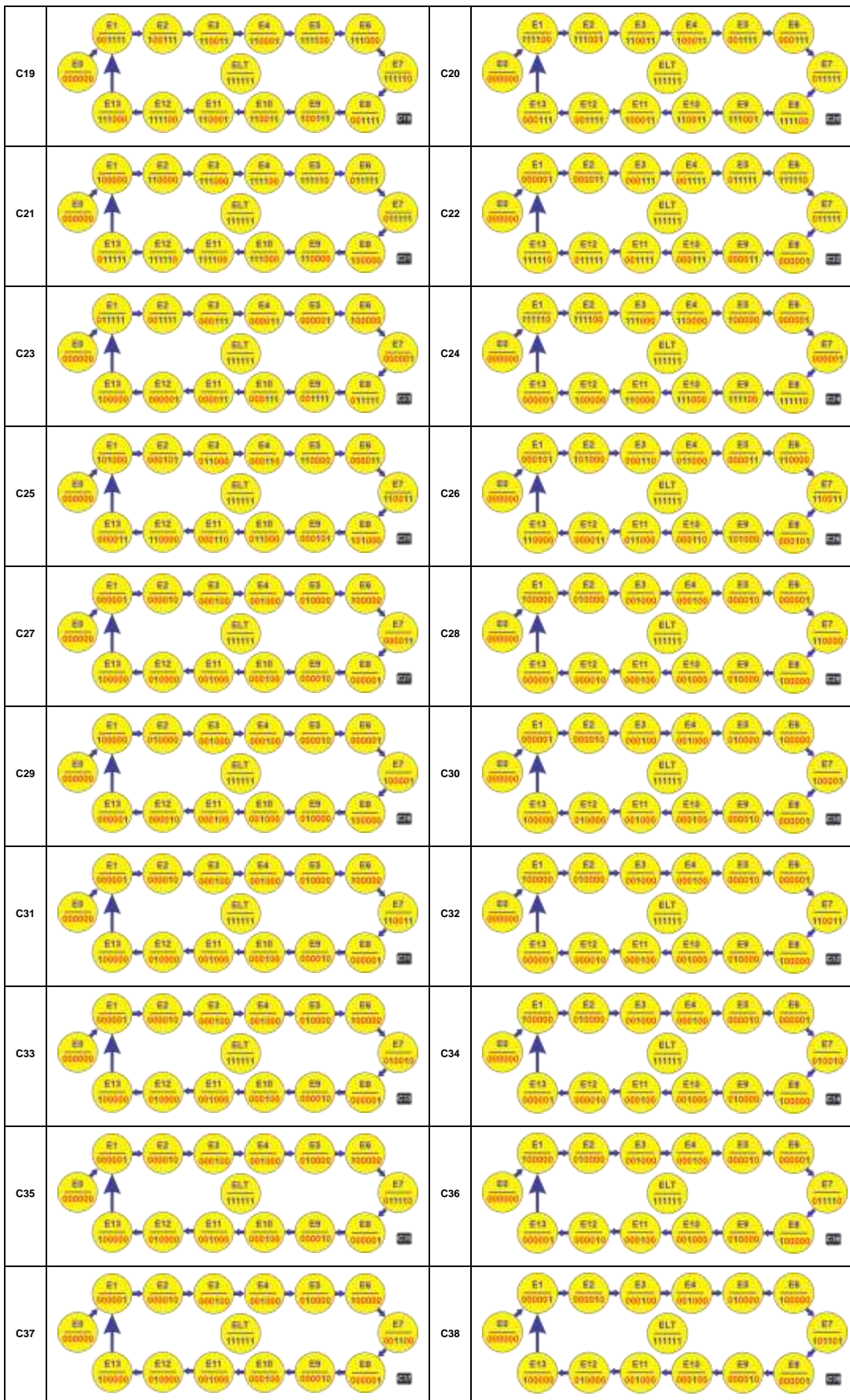
UANL FIME M. C. Juan Angel Garza Garza

Actividad Fundamental 4

Diagramas de transición Propuestos



Actividad Fundamental 4



Actividad Fundamental 4

