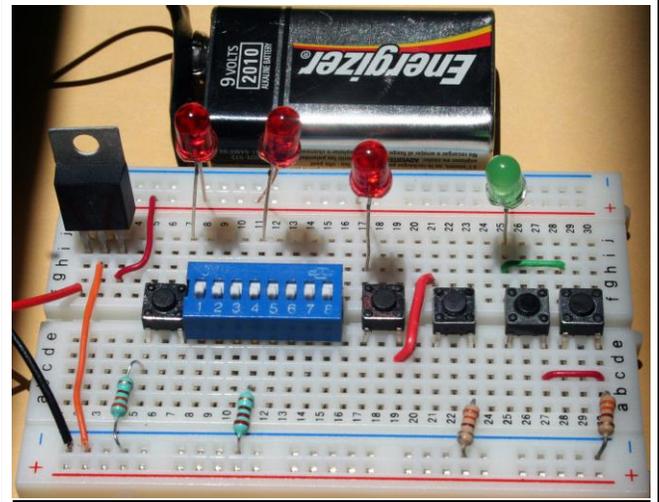


Laboratorio Enero – Junio 2014

Libro: Introducción a los sistemas electrónicos digitales (disponible en pagina WEB)

Práctica	Tema
1	Introducción al Laboratorio
2	Operadores Lógicos Implementacion con TTL
3	Captura Esquemática
4	Simulación y Captura Esquemática
5	Minimización de Funciones Booleanas
6	Lenguaje de descripción de Hardware ABEL-HDL, Diseño Combinacional
7	Decodificador de BCD a 7 Segmentos,
8	FLIP-FLOP R.S y eliminador de rebotes
9 y 10	Diseño Secuencial Sincronico y Contadores



Circuito Práctica 1

Material necesario para el desarrollo de las prácticas

Cantidad	Descripción
30	Resistores de 330 Ω a 1/4 W
14	Led's de 5 mm económico diferentes colores, ámbar, rojos y verdes.
1	Display de 7 segmentos (Cátodo o Ánodo Común de preferencia iguales)
1	SN7447 si el display es de ánodo común o SN7448 para cátodo común
1	Tablilla de conexiones Proto-Board 1 Bloque 2 Tiras
1	Metro de cable para alambrear calibre 24 ó 26
1	DIP Switch deslizable (8 interruptores deslizables)
6	Switch Push Micro NO (interruptor de no retención normalmente abierto)
1	GAL22V10 (LATTICE, ATMEL o CYPRESS) o equivalente

Como fuente de alimentación se puede usar un cargador de celular de 5 VCD > 600 ma o utilizar el siguiente material:

- 1 Regulador LM7805,
- 1 Pila de 9V con su porta pila

Para las prácticas 9, 10 es necesario generar una señal de sincronía de onda cuadrada (Clk) de preferencia frecuencia variable y un máximo 5 volts de amplitud que se puede obtener de:

- 1 SN7414, HEX SCHMITT-TRIGGER INVERTERS
- 1 Capacitor de 470 uF > 10 V
- 1 Potenciómetro de 1K 10 Vueltas

Otra opcion es armar el timer basado en el NE555

Cantidad	Descripción	Cantidad	Descripción
4	Resistores de 1K Ω a 1/4 W	1	Capacitor de 100 uF a 63V electrolítico
2	Capacitores de 0.1 uF cerámico	1	Potenciómetro de 100K tipo preset vertical
1	Capacitor de 22 uF a 63V electrolítico	1	TIMER NE555V.

Pagina Web [http:// jagarza.fime.uanl.mx/](http://jagarza.fime.uanl.mx/)

M.C. Juan Angel Garza Garza

Coordinador del Departamento de Informática, Edificio 10 Tercer piso, Tel. 8329-4020 Ext. 5921

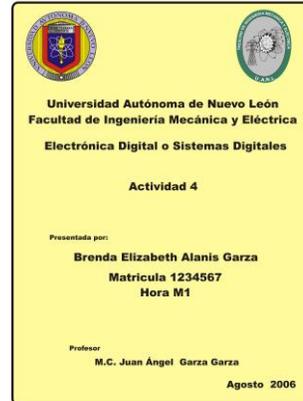
Correo Electrónico: jagarza48@gmail.com,

Los circuitos requeridos serán implementados en una tablilla de conexiones, y deberán de presentarse funcionando correctamente y entregar el reporte correspondiente **por lo menos un día antes de la siguiente práctica** para su revisión en el departamento de Informática (3er piso Biblioteca) con los Becarios. **Fecha límite de entrega de reporte y presentación del circuito, Brigadas del Martes el viernes 31 de enero, Brigadas del Jueves el miércoles 5 de febrero.**

Los reportes de Laboratorio deberán de contener la siguiente información

Portada:

- 1.- U.A.N.L. F.I.M.E. (logotipos y nombres)
- 2.- Nombre del curso
- 3.- Número y nombre de la Práctica
- 4.- Nombre del Alumno y número de matrícula
- 5.- Hora del grupo
- 6.- Nombre del profesor
- 7.- Fecha de elaboración.



En la solución para todas las prácticas:

- 1.- Descripción de la práctica y Material utilizado.
- 2.- Procedimiento.
- 3.- Resultados claramente indicados.
- 4.- Resolver e incluir el cuestionario correspondiente a la práctica.
- 5.- Conclusiones y Recomendaciones (un reporte sin conclusiones carece de valor)
- 6.- Tiempo estimado que se le dedico a esta actividad (hrs.)
- 7.- Numero de veces que acudió a asesorías para completar esta actividad.
- 8.- Referencias Bibliográficas

Práctica 1

- 1.- Foto del circuito implementado

Práctica 2

- 1.- Símbolo, ecuación, circuito eléctrico equivalente y la tabla de verdad para cada uno de los operadores (And, OR, Nand, Nor y Exor)
- 2.- Foto del circuito implementado

Prácticas 3, 4, 5, 6, 7 y 8 diseño Combinacional y Flip Flops:

- 1.- Diagrama de bloques
- 2.- Tabla de verdad
- 3.- a) Imagen de la captura esquemática
b) Archivo en formato ABEL-HDL incluyendo el Test_Vectors
- 4.- Ecuaciones mínimas.
- 5.- Distribución de terminales (Pin Out)
- 6.- Archivo JED
- 7.- Imagen del Diagrama de Tiempos (simulación en la computadora test_vectors)
- 8.- Foto del circuito implementado

Prácticas 9 y 10 Diseño Secuencial:

- 1.- Diagrama de bloques
- 2.- Diagrama de transición
- 3.- Tabla de estados
- 4.- Asignación de valores a los estados.
- 5.- Archivo en formato ABEL-HDL incluyendo el Test_Vectors
- 6.- Diagrama de Tiempos (simulación en la computadora)
- 7.- Foto del circuito implementado

Nota: si tu reporte es una copia ,no se te tomará en cuenta ni a ti ni al dueño del original.

Valor de la visión 2020 **Integridad**. La Universidad tiene la obligación de ser ejemplo de rectitud y probidad, orientando todos sus actos a la búsqueda de la verdad y apartándose de conductas y prácticas relacionadas con la simulación y el engaño.

Dudas o comentarios jagarza48@gmail.com